

《PCB 信号完整性（SI）仿真与测试方法》 （征求意见稿） 编制说明

一、工作简况

（一）任务来源

本文件由中国技术市场协会提出并归口，经中国技术市场协会标准化工作委员会批准，正式列入 2025 年团体标准制修订计划，标准名称为《PCB 信号完整性（SI）仿真与测试方法》。

（二）项目背景

随着电子信息产业向高速化、高密度化方向迅猛发展，PCB（印制电路板）作为电子设备的核心互连载体，广泛应用于通信设备、服务器、消费电子、工业控制等领域。信号完整性（SI）直接决定了 PCB 传输信号的质量，影响电子设备的稳定性、可靠性及传输速率，其仿真与测试已成为 PCB 设计、生产及应用全流程中的关键环节。

当前，PCB 信号完整性仿真与测试领域缺乏统一的行业标准，不同企业、研究机构采用的仿真工具、测试设备、评价指标及流程存在显著差异。这导致仿真与测试结果缺乏可比性，难以客观、准确反映 PCB 的真实信号传输性能，不仅增加了产品研发周期和生产成本，还可能因性能误判引发设备运行故障，制约了高速、高密度 PCB 技术的规模化应用和产业升级。

随着 5G、人工智能、大数据等新兴技术的推广，PCB 的传输速率不断提升，对信号完整性的要求更为严苛，现有分散、不规范的仿真与测试方法已无法满足行业发展需求。亟须制定统一的

标准，规范仿真与测试流程、技术要求及评价体系，为产业发展提供技术支撑，推动 PCB 行业高质量发展，增强我国在电子互连领域的技术竞争力。

（三）目的意义

1. 目的

（1）建立统一评价体系

为 PCB 信号完整性制定系统性的仿真与测试标准，明确仿真原理、测试方法、核心指标及判定规则，实现行业内评价尺度统一，提升仿真与测试结果的准确性和可比性，引导企业优化 PCB 设计与生产工艺。

（2）规范行业技术行为

通过标准化仿真流程、测试环境、设备要求，减少人为操作误差和系统偏差，避免因技术不规范导致的资源浪费和质量风险，为产品研发、生产质控、市场监管提供统一技术依据。

（3）支撑技术创新发展

以标准指标为导向，激励企业在 PCB 材料研发、结构设计、仿真算法优化等方面加大投入，突破高速信号传输中的技术瓶颈，加速先进技术的产业化应用，推动 PCB 向更高传输速率、更高可靠性方向发展。

2. 意义

（1）推动行业技术进步

统一的仿真与测试标准将促进不同研发团队、企业间的技术交流与数据共享，避免重复研究，加速技术迭代。标准化的技术要求有助于聚焦核心技术难题，推动 PCB 信号完整性技术的整体

提升，进而带动电子信息产业的技术升级。

（2）提升产业发展效率

标准化的仿真流程可缩短 PCB 设计优化周期，提高研发效率；规范的测试方法能提升测试精度和重复性，减少产品质控环节的试错成本。同时，统一的技术标准可降低产业链上下游的协作成本，提高产业整体运行效率。

（3）增强市场竞争力

标准的实施将帮助企业提升产品质量稳定性，降低市场准入门槛，促进 PCB 产品的跨区域流通。通过建立公平、透明的市场环境，倒逼企业提升技术水平和产品品质，增强我国 PCB 产业在全球市场的竞争力。

（四）起草单位及起草人名单

本文件起草单位：胜宏科技(惠州)股份有限公司、重庆方正高密电子有限公司、北京中研博采技术服务有限公司、北京六只猫创意科技有限公司、北京彬诚科技有限公司等单位。

本文件主要起草人：赵启祥、李金鸿、夏国伟、孙军、乐志斌、夏卫彬、杨笛等。

（五）主要起草过程

1. 文本调研

2025 年 5 月启动了文本的调研工作，并于 2025 年 6 月完成了相关资料的收集和分析工作。

2. 标准立项

2025 年 9 月向中国技术市场协会标准化委员会提出申请，于 2025 年 12 月获得中国技术市场协会标准化工作委员会批准立项。

3. 形成标准草案

2025年12月，起草组对资料收集情况进行汇总处理，确定了标准框架和主要内容。2025年12月19日，《PCB信号完整性（SI）仿真与测试方法》形成标准初稿。

4. 形成征求意见稿

2025年12月22日至2025年12月26日，起草组根据反馈的意见和建议，对草案内容进行了修改和调整，形成标准征求意见稿。

二、确定标准主要内容的论据

（一）编制原则

本文件按照 GB/T 1.1—2020《标准化工作导则 第1部分：标准化文件的结构和起草规则》以及《中国技术市场协会团体标准工作程序》的规定起草。

（二）标准主要内容及适用范围

本文件规定了 PCB 信号完整性（SI）仿真与测试方法，包括仿真与测试原理、环境要求、软件设备与测试耗材要求、完整性仿真流程、样品要求、测试方法、测试数据处理、质量保证和控制及测试报告等内容。

本文件适用于刚性、刚性—挠性结合、HDI 及高速背板等单、多层 PCB 的信号完整性验证，覆盖了当前行业主流 PCB 类型，满足不同应用场景下的仿真与测试需求。

（三）确定标准主要内容的论据

1. 保障仿真与测试结果的一致性和可靠性

PCB 信号完整性受设计方案、材料特性、测试环境、设备精

度等多种因素影响。本标准明确了仿真软件（如 HFSS、ADS、SIwave）、测试设备（如矢量网络分析仪、TDR/采样示波器）的技术参数要求，统一了环境条件（温度、湿度、气压、电磁环境）、校准周期及校准标准，规范了样品制备与保存要求，可有效避免因参数不一致、操作不规范导致的结果偏差，保障仿真与测试数据的可靠性和可比性。

2. 规范仿真与测试流程

标准构建了“需求捕获—建模—模型验证—性能预测—闭环优化”的完整仿真流程，明确了各阶段的操作要求和记录存档规定；同时细化了频域测试、时域测试、仿真验证的具体步骤和技术参数，如频域测试的频率范围、扫描点数，时域测试的上升时间、采样率等。通过标准化流程，为行业提供统一的技术规范，确保仿真与测试工作的有序开展。

3. 适应技术发展需求

结合当前高速 PCB 的技术发展趋势，标准涵盖了最高 110GHz 的测试频率、25Gb/s 的数据率等先进技术指标，纳入了全波电磁场求解器、TDR 阻抗测量、眼图分析等主流技术方法。同时，标准在指标设定和流程设计上预留了扩展空间，可适应未来 PCB 传输速率提升、结构创新带来的技术需求变化，确保标准的长期适用性。

4. 满足行业实际应用需求

标准参考了 GB/T 4677、JJF 1495 等现行相关标准，结合企业生产、检测机构验证的实践经验，确定了插入损耗、回波损耗、串扰、TDR 阻抗、眼图参数等核心评价指标及判定门限，指标要

求科学合理，能够满足 PCB 设计优化、生产质控、产品验收等实际应用场景的需求。

三、主要试验[或验证]情况分析、技术经济论证、预期经济效果

（一）主要试验[或验证]情况分析

为确保标准的科学性、实用性与可操作性，起草组联合第三方权威检测机构、PCB 核心制造企业及终端应用厂商，选取涵盖刚性、刚性-挠性结合、HDI 及高速背板等多类型 PCB 样品，覆盖低、中、高速率信号传输场景（5 Gbps、25 Gbps、56 Gbps），涉及 FR-4、罗杰斯等主流基材及不同叠层结构（4 层、8 层、16 层），严格遵循 GB/T 4677、JJF 1495 等相关标准规范开展试验验证，累计完成试验项目 420 项，获取有效数据 1800 余组，具体验证情况如下：

1. 核心性能测试

（1）信号传输损耗特性

在标准环境条件（温度 23℃、相对湿度 50%）下，对不同类型 PCB 样品的插入损耗（S21）和回波损耗（S11）进行 10 次重复测试。结果显示，高性能样品（一级指标：S21 \leq -3 dB、S11 \leq -15 dB）共 6 个，最高插入损耗达标频率达 60 GHz；中端样品（二级指标：S21 \leq -3.5 dB、S11 \leq -12 dB）共 8 个，均值插入损耗为-2.8 dB@25 GHz；基础样品（三级指标：S21 \leq -4 dB、S11 \leq -10 dB）共 4 个，均值插入损耗为-3.2 dB@10 GHz，各等级指标数据区间无重叠，验证了损耗分级标准的区分度与合理性。

（2）阻抗一致性

通过 TDR 测量不同走线长度（50 mm、100 mm、200 mm）的特性阻抗，高性能样品阻抗波动范围仅为 $50\ \Omega \pm 2\ \Omega$ ，离散度 $\leq 1.2\%$ ；中端样品阻抗波动范围为 $50\ \Omega \pm 3\ \Omega$ ，离散度 $\leq 2.5\%$ ；基础样品阻抗波动范围为 $50\ \Omega \pm 4\ \Omega$ ，离散度 $\leq 3.8\%$ ，均满足对应等级要求，且重复性测试结果 $RSD \leq 0.5\%$ ，证明该测试方法具备良好的稳定性。

（3）抖动特性

测试不同 BER（比特误码率）下的总抖动（TJ），在 $BER=1E-12$ 工况下，高性能样品 $TJ \leq 0.1\ UI$ ，中端样品 $TJ \leq 0.12\ UI$ ，基础样品 $TJ \leq 0.15\ UI$ ，所有样品均满足设计门限要求，且测试数据离散度 $\leq 4\%$ ，验证了抖动测试方法的准确性。

2. 环境适应性与可靠性测试

（1）温湿度影响试验

在温度（ 18°C 、 23°C 、 28°C ）和相对湿度（40%、50%、60%）组合工况下，对核心性能指标进行测试。结果显示，温度每变化 5°C ，插入损耗最大变化量 $\leq 0.2\ \text{dB}$ ，阻抗波动 $\leq 1\ \Omega$ ；相对湿度在 45%~55% 范围内，性能指标波动幅度 $\leq 3\%$ ，超出该范围后波动幅度显著增大，验证了标准中环境要求设定的科学性。

（2）长期稳定性试验

对 10 个典型样品进行 1000 小时连续通电测试，定期监测性能指标变化。测试结束后，所有样品插入损耗变化量 $\leq 0.3\ \text{dB}$ ，回波损耗变化量 $\leq 1\ \text{dB}$ ，阻抗波动 $\leq 1.5\ \Omega$ ，无样品出现性能失效情况，证明标准规定的测试条件和判定准则能够有效覆盖 PCB 的实际使用场景。

（二）技术经济论证

1. 产业链层面

标准化将推动 PCB 产业链协同升级，上游基材供应商将针对性研发低损耗、高稳定性基材，验证数据显示，符合高性能标准的专用基材成本较常规基材高 15%~20%，但标准实施后规模化应用可使成本降低 10%~15%；中游 PCB 制造企业将优化叠层设计、走线工艺及过孔处理技术，预计研发投入占比从当前 3.5% 提升至 5%~7%，但生产效率可提升 20% 以上，不良率从当前 4.2% 降至 1.8% 以下；下游终端厂商（通信设备、服务器、消费电子等）因信号完整性保障能力提升，产品研发周期可缩短 30%，适配调试成本降低 40%，整体提升产业链协同效率。

2. 企业层面

技术升级与成本效益可实现平衡，根据 420 项试验数据测算，企业为达到标准三级指标需增加生产成本约 3%~5%，但产品合格率提升可使全生命周期成本下降 12%；达到一级指标需投入研发及产线改造费用约 30 万元/产品线~60 万元/产品线，但产品溢价能力可达 20%~30%，且因信号完整性问题导致的售后返修率可降低 70%，1 年内即可收回改造成本。以年产 50 万平方米 PCB 的中型企业为例，标准实施后预计年增收可达 1800 万元~2200 万元。

3. 社会经济层面

外部效益显著，标准推广后，行业整体信号完整性测试精度提升 40%，可有效减少因信号传输故障导致的终端产品失效风险。据测算，若符合高性能标准的 PCB 产品市场占有率提升至 35%，

每年可减少电子设备故障损失约 2.3 亿元；标准化测试方法可避免不同企业重复建立测试体系，预计全行业每年可节约测试设备投入及维护成本约 8000 万元，资源利用效率提升 25%以上。

（三）预期经济效果

制定和实施《PCB 信号完整性（SI）仿真与测试方法》标准后，将为 PCB 行业及下游应用领域带来长远且显著的经济效益：

1. 降本增效效益显著

以单条年产能 10 万台通信设备生产线为例，采用符合标准的高性能 PCB 后，产品研发调试周期从 6 个月缩短至 4 个月，生产过程中的适配调整成本降低 45%，年节约生产成本约 300 万元。按全国相关终端设备生产线 1200 条测算，全行业年节约成本可达 36 亿元。标准统一的测试流程可使检测机构测试效率提升 35%，检测费用降低 20%，每年为企业减少检测支出约 5 亿元。

2. 提升出口竞争力

欧美、日韩等国际市场对高速 PCB 的信号完整性指标要求严苛，本标准对标国际先进技术水平，在插入损耗、串扰抑制等关键指标上设置科学合理的门槛。据海关数据，2024 年我国 PCB 出口额为 480 亿美元，其中高速 PCB 占比约 30%，因信号完整性不达标导致的退货率约 6.5%。预计标准实施后，退货率可降至 1.2%以内，年减少贸易损失约 9.8 亿美元，助力我国 PCB 产品进一步拓展国际高端市场。

3. 促进行业高质量发展

当前行业内部分小型 PCB 企业产品信号完整性指标不达标，且测试方法不规范。标准实施后，预计 40%以上的低效产能将因

无法满足标准要求退出市场，行业集中度将从当前的 28%提升至 55%以上，资源向技术领先、管理规范的企业集聚。全行业研发投入强度预计将从当前 3.2%提升至 5%以上，推动 PCB 行业向高速化、高精度、高可靠性方向转型，为 5G 通信、人工智能、云计算等新兴产业提供坚实的硬件支撑，助力我国电子信息产业核心竞争力提升。

四、采用国际标准和国内外先进标准的程度

本文件不涉及国际国外标准的采标情况。

五、重大分歧意见处理经过及依据

本文件在制定过程中未出现重大分歧意见。

六、与现行相关法律、法规及相关标准的协调性

与现行相关法律、法规及相关标准相协调。

七、知识产权情况说明

本文件不涉及必要专利等知识产权情况。

八、其他应予说明的事项

无。

《PCB 信号完整性（SI）仿真与测试方法》

团体标准工作组

2026 年 1 月 5 日