

《芯片内建沟道退化监测单元电路设计与 测试规范》

编制说明

团标制定工作组

二零二五年七月

一、工作简况

（一）任务来源

根据 2025 年全国标准化工作要点，大力推动实施标准化战略，持续深化标准化工作改革，加强标准体系建设，提升引领高质量发展的能力。依据《中华人民共和国标准化法》，以及《团体标准管理规定》相关规定，中国中小商业企业协会决定立项并联合西安电子科技大学等相关部门共同制定《芯片内建沟道退化监测单元电路设计与测试规范》团体标准。于 2025 年 3 月 28 日，中国中小商业企业协会发布了《芯片内建沟道退化监测单元电路设计与测试规范》团体标准立项通知，正式立项。为响应需求，需要制定完善的芯片内建沟道退化监测单元电路设计与测试规范标准，对固化质量进行管理，满足质量提升需要。

（二）编制背景及目的

随着微电子技术进入后摩尔时代，半导体制造工艺已由微米级演进至纳米级（7nm、5nm 及以下节点），器件特征尺寸的持续微缩在提升集成电路集成度和运算效能的同时，也引发了显著的可靠性挑战。短沟道效应、量子隧穿效应等物理极限问题，使得晶体管在长期工作过程中面临热载流子注入(HCI)沟道退化、负偏置温度不稳定性(NBTI)衬底退化、时间相关介质击穿(TDDB)栅介质退化等可靠性退化机制的威胁。其中，HCI 效应引起的沟道退化作为纳米级 CMOS 器件的主要退化机制，会导致阈值电压漂移、跨导退化和沟道迁移率劣化，直接影响集成电路的长期运行稳定性。

在航空航天、国防装备、工业控制等高可靠性应用领域，电子系统的失效可能引发灾难性后果，传统离线检测方式已无法满足实时监测需求。通过植入式传感器实现晶体管退化参数的在线监测，可构建

动态可靠性评估体系，为预测性维护提供数据支撑。研究表明，基于环形振荡器、电流镜阵列等嵌入式监测电路，可提升对沟道退化参数的测量精度，降低芯片寿命预测误差。

当前国际器件与系统路线图（IRDS）在先进工艺节点中强调可靠性相关技术的研发，相关设计模块被视为延续摩尔定律的重要支撑。然而，我国在相关领域仍存在监测电路设计方法不统一、参数标定体系缺失、测试验证流程不规范等问题。本标准的制定旨在建立涵盖内建可靠性监测方法、电路架构设计、参数提取及测试方法等全流程技术规范，为提升国产集成电路的可靠性设计水平提供技术依据。

（三）编制过程

1、项目立项阶段

目前无芯片内建沟道退化监测单元电路设计与测试规范相关标准，因此需要制定团体标准。《芯片内建沟道退化监测单元电路设计与测试规范》团体标准的制定将结合现有芯片内建沟道退化监测单元的设计与测试经验，对企业提出规范化的要求。

2、理论研究阶段

标准起草组成立伊始就芯片内建沟道退化监测单元电路设计与测试规范进行了深入的调查研究，同时广泛搜集相关标准和国外技术资料，进行了大量的研究分析、资料查证工作，确定了标准的制定原则，结合现有实际应用经验，为标准的起草奠定了基础。

标准起草组进一步研究了芯片内建沟道退化监测单元电路设计与测试规范的主要技术特点，为标准的具体起草指明方向。

3、标准起草阶段

在理论研究基础上，起草组在标准编制过程中充分借鉴已有的理论研究和实践成果，基于我国基本国情，经过数次修改，形成了《芯

片内建沟道退化监测单元电路设计与测试规范》标准草案稿。

4、标准征求意见阶段

形成标准草案稿之后，起草组召开了多次专家研讨会，从标准框架、标准起草等角度广泛征求多方意见，从理论完善和实践应用方面提升标准的适用性和实用性。经过理论研究和方法验证，明确和规范芯片内建沟道退化监测单元电路设计与测试规范的技术要求。起草组形成了《芯片内建沟道退化监测单元电路设计与测试规范》（征求意见稿）。

（四）主要起草单位及起草人所做的工作

1、主要起草单位

中国中小商业企业协会、西安电子科技大学等单位的专家成立了规范起草小组，开展标准的编制工作。经工作组的不懈努力，在 2025 年 7 月，完成了标准征求意见稿的编写工作。

2、广泛收集相关资料

在广泛调研、查阅和研究国际标准、国家标准、行业标准的基础之上，形成本标准征求意见稿。本文件规范性引用文件如下：

GB/T 2036 印制电路术语

GB/T 9178 集成电路术语

二、 标准编制原则和主要内容

（一）标准制定原则

本标准依据相关行业标准，标准编制遵循“前瞻性、实用性、统一性、规范性”的原则，注重标准的可操作性，严格按照 GB/T 1.1 最新版本的要求进行编写。

（二）标准主要技术内容

本标准征求意见稿包括 9 个部分，主要内容如下：

1、范围

介绍本文件的主要内容以及本文件所适用的领域。

2、规范性引用文件

列出了本文件引用的标准文件。

3、术语和定义

列出本文件需要界定的术语和定义。

4、缩略语

列出了本文件需要解释的缩略语。

5、设计依据和设计准则

规定了芯片内建沟道退化监测单元电路设计与测试规范的设计依据和设计准则。

6、监测原理

给出了芯片内建沟道退化监测单元电路设计与测试规范的监测原理。

7、设计程序

规定了芯片内建沟道退化监测单元电路的设计程序。

8、电路设计

规定了芯片内建沟道退化监测单元电路的设计。

9、测试验证

规定了芯片内建沟道退化监测单元电路的测试验证。

(三) 主要试验（或验证）情况分析

结合国内外的行业测试和企业内部管控项目进行试验验证。

(四) 标准中涉及专利的情况

不涉及。

(五) 预期达到的效益（经济、效益、生态等），对产业发展的的作用

的情况

规范芯片内建沟道退化监测单元电路设计与测试规范的设计与制造，提高性能、降低成本、提高经济效应、推动技术进步。

（六）在标准体系中的位置，与现行相关法律、法规、规章及相关标准，特别是强制性标准的协调性

符合现行相关法律、法规、规章及相关标准，与强制性标准协调一致。

（七）重大分歧意见的处理经过和依据

无。

（八）标准性质的建议说明

本标准为团体标准，供社会各界自愿使用。

（九）贯彻标准的要求和措施建议

无。

（十）废止现行相关标准的建议

本标准为首次发布。

（十一）其他应予说明的事项

无。

《芯片内建沟道退化监测单元电路设计与测试规范》团标制定工作组

2025年7月3日