

ICS 31.200
CCS L56

团 体 标 准

T/GDCIE 009-2025

车身域控制器网络通讯装置测试规程

Test procedure for automotive controller area network (CAN) transceiver

2025-08-12 发布

2025-08-19 实施

广东省电子学会 发布

目 录

前 言	I
1 范围	1
2 规范性引用文件	1
3 术语和定义	1
4 缩略语	4
5 技术要求	5
5.1 通用条件要求	5
5.2 电特性及唤醒功能	5
5.3 收发器的时序特性	6
5.4 逻辑侧数字端口性能	6
5.5 失效安全特性	6
5.6 电磁兼容 EMC	7
5.7 互操作性	7
5.8 可靠性要求	7
6 试验规程	9
6.1 通用条件检测	9
6.2 电特性及唤醒测试	10
6.3 失效安全测试	21
7 包装、标识、运输、贮存要求	28
7.1 包装安全	28
7.2 包装标识	28
7.3 运输	28
7.4 贮存	28
8 标准实施的过渡期要求	28
附录 A (规范性) 试验流程、方法和制程更改的要求	29

前 言

本文件按照 GB/T 1.1—2020《标准化工作导则 第1部分：标准化文件的结构和起草规则》的规定起草。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别专利的责任。

本文件由广东电子学会提出并归口。

本文件起草单位：比亚迪汽车工业有限公司、上海川土微电子股份有限公司、圣邦微电子（北京）股份有限公司、拓尔微电子股份有限公司、上海类比半导体技术有限公司、上海数明半导体有限公司、苏州旗芯微半导体有限公司、豪威集成电路（集团）股份有限公司、比亚迪半导体股份有限公司、中山大学、杭州瑞盟科技股份有限公司、湖南芯力特电子科技有限公司、广东省电子学会。

本文件主要起草人：吴世杰、丁尚、刘九才、陈文锋、万玉荣、朱志杰、王春龙、潘跃、肖敏、郭建平、王建国、张文杰、戴凯琳、邝璟成。

本文件首批承诺执行单位：比亚迪汽车工业有限公司、上海川土微电子股份有限公司、圣邦微电子（北京）股份有限公司、拓尔微电子股份有限公司、上海类比半导体技术有限公司、上海数明半导体有限公司、苏州旗芯微半导体有限公司、豪威集成电路（集团）股份有限公司、比亚迪半导体股份有限公司、中山大学、杭州瑞盟科技股份有限公司、湖南芯力特电子科技有限公司。

车身域控制器网络通讯装置测试规程

1 范围

本文件规定了汽车控制器局域网（CAN）收发器的技术要求、判定规则，涵盖物理层电特性、协议一致性、失效安全、电磁兼容性（EMC）、环境可靠性及互操作性测试，适用于标准 CAN 收发器、具有部分网络功能的 CAN 收发器和具有灵活数据速率能力的 CAN 收发器。

本文件适用于乘用车、商用车、其他非乘用车 CAN 收发器测试，车身域控制器 CAN 收发芯片的研发、选型和测评，其它通信芯片可参照此标准执行。

2 规范性引用文件

下列文件中的内容通过文中的规范性引用而构成本文件必不可少的条款。其中，注日期的引用文件，仅该日期对应的版本适用于本文件；不注日期的引用文件，其最新版本（包括所有的修改单）适用于本文件。

GB/T 191-2008 包装储运图示标志 GB/T 30512-2014 汽车禁用物质要求

GB/T 4937.3 半导体器件机械和气候试验方法 第 3 部分：外部目检

GB/T 5465.2-2023 电气设备用图形符号 第 2 部分：图形符号

ISO 11898-1:2024 道路车辆 控制器局域网(CAN) 第 1 部分：数据链路层和物理信令子层

ISO 11898-2:2024 道路车辆 控制器局域网(CAN) 第 2 部分：高速媒介访问单元

ISO 16845-2:2018 道路车辆—控制器局域网（CAN）一致性测试计划—第 2 部分：高速媒介访问单元 — 一致性测试计划

IEC62228-3: 2019 集成电路 收发器的电磁兼容(EMC)评估 第 3 部分：控制器局域网(CAN)收发器
(Integrated circuits-EMC evaluation of transceivers-Part 3: CAN transceivers)

ANSI/ESD S20.20-2021 静电防护管理标准 ESD Association Standard for the Development of an Electrostatic Discharge Control Program for Protection of Electrical and Electronic Parts, Assemblies, and Equipment (Excluding Electrically Initiated Explosive Devices)

AEC - Q100 Rev - J: Failure Mechanism Based Stress Test Qualification For Integrated Circuits
(Base Document)

JESD22 A104 温度循环 (Temperature Cycling)

JESD22-A108 温度、偏压和操作寿命 (Temperature, Bias, and Operating Life)

JESD22-A119 低温存储寿命 (Low Temperature Storage Life)

3 术语和定义

下列术语和定义仅适用于本文件。

3.1

车身域控制器 body domain controller

现代汽车电子电气架构（E/E Architecture）中的核心控制模块，负责集中管理车身相关的电子功能。

3.2

工作温度范围 operating temperature range

CAN 芯片正常工作环境温度。

3.3

控制器局域网 controller area network;CAN

一种串行通信协议，支持分布式实时控制和多路复用，广泛应用于道路车辆中实现设备间的数据通信，采用差分信号传输，包含数据链路层和物理层规范。

3.4

高速物理媒介连接 high-speed physical media attachment;HS—PMA

CAN 网络中的物理层组件，实现逻辑电平与总线差分信号的转换，包含发射器和接收器功能，支持高速数据传输（最高 5 Mbps），可连接微控制器（MCU）与物理总线，具备低功耗唤醒、总线故障保护等功能。

3.5

发射器 transmitter

HS—PMA 中负责将逻辑信号（TXD）转换为总线差分信号（CAN_H/CAN_L）的模块，通过驱动显性位（逻辑 0，差分电压 $\geq 1.5V$ ）和隐性位（逻辑 1，差分电压 $\leq 0.2V$ ）实现信号发送。

3.6

接收器 receiver

HS—PMA 中负责将总线差分信号转换为逻辑信号（RXD）的模块，具备静态输入范围检测功能，确保在总线有偏压 / 无偏压情况下能正确识别显性 / 隐性位，支持共模电压范围： $-12V$ 到 $+12V$ ，差分电压范围 $-3V$ 到 $+8V$ 。

3.7

收发器 transceiver

包含发射器和接收器。

3.8

低功耗唤醒 low-power wake-up

HS—PMA 在休眠模式下，通过检测本地控制管脚，或总线显性或显性-隐性-显性信号，或特定帧选择性唤醒（如 11 位 / 29 位 ID 帧）信号，来执行唤醒功能。

3.9

总线差分电压 bus differential voltage

是指 CAN 通信总线上 CAN_H（高电平线）与 CAN_L（低电平线）之间的电位差， $V_{Diff} = V_{CAN_H} - V_{CAN_L}$ 。

3.10

总线共模电压 bus common mode voltage

是指 CAN 通信总线上 CAN_H（高电平线）与 CAN_L（低电平线）电压和的平均值，即 $V_{CM} = (V_{CAN_H} + V_{CAN_L}) / 2$ 。

3.11

发送显性超时 transmit dominant timeout

发射器的保护机制，当 TXD 持续输入显性电平超过阈值（0.8 ms~10 ms）时，自动停止显性输出，避免总线阻塞，确保多节点仲裁的公平性。

3.12

接收器输入电阻匹配 receiver input resistance matching

接收器对 CAN_H 和 CAN_L 的输入电阻一致性指标（用 mR 表示），要求 $|mR| \leq 0.03$ ，以减少共模干扰影响，确保信号完整性。

3.13

同步跳转宽度 synchronization jump width;SJW

CAN 节点在硬同步或重同步时允许的最大相位调整范围，用于补偿总线信号传输延迟，确保位同步精度。

3.14

漏电流 leakage current

CAN_H/CAN_L 引脚在隐性状态下的非预期电流，需 $|I_{CAN_H}, I_{CAN_L}| \leq 10 \mu A$ （典型值），避免总线偏压异常导致的信号误判。

3.15

选择性唤醒 selective wake—Up

通过配置 ID 掩码或数据掩码，使 HS—PMA 仅对特定 CAN 帧（如 ID=0x078h）做出唤醒响应的功能，支持多节点网络中的节能通信。

3.16

bus off 状态

节点因连续检测到严重总线错误（如错误帧计数 ≥ 255 ）而进入的隔离状态，此时停止发送和接收数据，需通过 128 次隐性位检测后自动恢复。

3.17

共模电感 common—mode choke;CMC

可选的 EMC 器件，用于抑制 CAN 总线的共模噪声，典型参数如 TDK ACT1210R—101—2P，确保射频抗扰度符合 Class III 等级。

3.18

数据长度编码 data length code;DLC

CAN 帧中表示数据场长度的字段，支持 0~64 字节（CAN FD），影响总线负载率和传输延迟，是互操作性测试的关键参数。

3.19

显性位 dominant bit

CAN 总线中表示逻辑“0”的状态，收发器在总线偏置下，CANH 与 CANL 的差分电压 $\geq 0.9V$ ；在总线高阻下，CANH 与 CANL 的差分电压 $\geq 1.15V$ 。

3.20

隐性位 recessive bit

CAN 总线中表示逻辑“1”的状态，收发器在总线偏置下，CANH 与 CANL 的差分电压 $\leq 0.5V$ ；在总线高阻下，CANH 与 CANL 的差分电压 $\leq 0.4V$ 。

4 缩略语

下列缩略语适用于本文件。

CAN FD: 可变数据速率控制器局域网 (Controller Area Network with Flexible Data Rate)

DLC: 数据场长度 (Data Length Code)

DUT: 被测样件 (Device Under Test)

EMC: 电磁兼容 (Electromagnetic Compatibility)

ESD: 静电放电 (Electrostatic Discharge)

GND: 接地 (Ground)

HS—PMA: 高速物理媒介连接 (High—Speed Physical media attachment)

MCU: 微控制单元 (Microcontroller Unit)

RXD: 接收数据端口 (Receive Data)

SUT: 待测系统 (System Under Test)

STB: 待机控制端口 (Standby)

TXD: 发送数据端口 (Transmit Data)

VCC: 芯片电源电压

V_{CAN_H} : CAN_H 电压

V_{CAN_L} : CANLH 电压

V_{Diff} : CAN_H 和 CAN_L 之间的差分电压

VIO: 逻辑接口电源电压 (可选引脚)

VBAT: 电池供电电压 (可选引脚)

WUF: 帧唤醒 (Wake—up frame)

WUP: 时序唤醒 (Wake—up pattern)

5 技术要求

5.1 通用条件要求

5.1.1 环境条件

根据芯片安装位置需求选择不同的温度等级（见表1），除特殊情况外，宜支持不低于等级1对应的温度等级，同时要求选择的温度等级对应的最高温度不低于 GB/T 28046.4—2011 的表 A.1 的温度要求。

芯片工作环境温度等级或范围应在产品规格书中准确说明。

表1 芯片工作温度等级

等级	芯片工作环境温度
0	—40℃ ~ +150℃
1	—40℃ ~ +125℃
2	—40℃ ~ +105℃
3	—40℃ ~ +85℃

芯片工作湿度和气压等条件应满足 5.8 章节对可靠性描述的要求。

5.1.2 运行条件

芯片工作的运行条件应满足芯片规格书中对最小值、最大值和推荐值的描述。

5.1.3 外观条件

产品外观应遵循无缺陷、便于焊接检查等要求，鉴别依据参照 GB/T 4937.3 中的失效判据。

5.2 电特性及唤醒功能

芯片的电特性及唤醒功能应符合 ISO11898-2:2024 规定的电特性及唤醒功能要求。

5.2.1 发射器特性

CAN总线收发器的发射器应满足如下特性：

- 1) 总线参数 V_{CAN_H} , V_{CAN_L} 和 V_{Diff} 最值范围（ISO11898-2:2024 表2）；
- 2) 总线偏置下的隐性输出特性（ISO11898-2:2024 表3）；
- 3) 总线无偏置下的隐性输出特性（ISO11898-2:2024 表4）；
- 4) 显性输出特性（ISO11898-2:2024 表5）；
- 5) 总线最大输出电流（ISO11898-2:2024 表6）；
- 6) 未上电时 V_{CAN_H} , V_{CAN_L} 漏电流（ISO11898-2:2024 表11）；
- 7) 驱动电压对称性（ISO11898-2:2024 表12）。

5.2.2 接收器特性

CAN总线收发器的接收器应满足如下特性：

- 1) 总线偏置下的总线接收器输入静态特性（ISO11898-2:2024 表7）；
- 2) 总线无偏置下的总线接收器输入静态特性（ISO11898-2:2024 表8）；

- 3) 接收器输入阻抗 (ISO11898-2:2024 表9), 及输入阻抗匹配特性 (ISO11898-2:2024 表10);
- 4) 显性输出特性 (ISO11898-2:2024 表5);
- 5) 总线最大输出电流 (ISO11898-2:2024 表6)。

5.2.3 远程唤醒功能

CAN 总线收发器应具备如下唤醒方式中的一种或多种。

- a) 基本唤醒 (Basic wake-up): 总线显性信号触发唤醒, 显性信号时间处于 $0.5 \sim 1.8 \mu\text{s}$ 之间 (可满足 ISO11898—2: 2024 规定的 CAN 活动滤波时间 long 和 short 两种定义);
- b) 时序唤醒 (wake-up pattern): 总线出现显性-隐性-显性信号触发唤醒, 每段状态的时间处于 $0.5 \sim 1.8 \mu\text{s}$ 之间 (可满足 ISO11898—2: 2024 规定的 CAN 活动滤波时间 long 和 short 两种定义);
- c) 选择性唤醒 (selective wake-up): 支持 11 位 / 29 位 ID 掩码过滤, 6 次唤醒帧内完成状态切换。

具体唤醒参数应满足 ISO11898-2:2024 标准 5.5 章节的要求。

5.3 收发器的时序特性

根据通信速率的不同, 对CAN收发器的时间参数要求也有所不同。这里将速率高于1Mbit/s, 但不高于2Mbit/s定义为A型; 将高于2Mbit/s, 但不高于5Mbit/s定义为B型; 具有振铃抑制功能 (SIC, Signal Improvement Capability) 的定义为C型。

- a) A型时序要求 (ISO11898-2:2024 表15);
- b) B型时序要求 (ISO11898-2:2024 表16);
- c) C型时序要求 (ISO11898-2:2024 表17)。

5.4 逻辑侧数字端口性能

5.4.1 TXD 输入特性

电压阈值: 高电平 $V_{IH} \geq 0.7V_{IO}$ (带 V_{IO}) 或 $\geq 2V$ (不带 V_{IO}), 低电平 $V_{IL} \leq 0.3V_{IO}$ (带 V_{IO}) 或 $\leq 0.8V$ (不带 V_{IO}), 迟滞区间 $50\text{mV} \sim 600\text{mV}$ 。

上拉电阻: $20\text{k}\Omega \sim 80\text{k}\Omega$ 。

5.4.2 RXD 输出能力

高电平驱动: $-10 \leq I_{OH} \leq -1\text{mA}$ ($V_{RXD} = V_{IO} - 0.4V$)。

低电平驱动: $1 \leq I_{OL} \leq 15\text{mA}$ ($V_{RXD} = 0.4V$)。

5.5 失效安全特性

5.5.1 过温保护

保护阈值: 根据温度等级 (Grade 0~3), 过温保护阈值 T_{opt} 为 $85^\circ\text{C} \sim 150^\circ\text{C}$, 迟滞温度 $T_{opt-hys} > 10^\circ\text{C}$, 触发后关闭发射器。

5.5.2 欠压保护

VCC 欠压：检测电压 $3V \sim 4.5V$ （5V 系统），欠压时停止总线发送，恢复电压 $\geq 4.5V$ 时自动重启。

VIO 欠压（带 VIO 引脚）：检测电压 $0.8V \sim 2.8V$ ，确保逻辑端口信号稳定。

5.6 电磁兼容 EMC

5.6.1 射频发射

芯片在工作过程中产生的电磁辐射应低于规定的限值，避免对周围的电子设备产生干扰，符合汽车电磁兼容性标准的要求。按照6.4.1进行试验。

5.6.2 射频抗扰度

在规定的电磁干扰强度下，芯片应能够正常工作，不受外界辐射干扰的影响，确保 CAN 总线的通信可靠性。按照6.4.2进行试验。

5.6.3 脉冲抗扰度

按照6.4.3进行试验。

5.6.4 静电放电

芯片应能够承受一定等级的静电放电而不受损坏，并在静电放电后能够恢复正常工作。按照6.4.4进行试验。

5.7 互操作性

多节点组网：支持16节点（500kbps/2Mbps）或 8节点（5Mbps）网络，仲裁失败率 $\leq 0.1\%$ ，总线负载率 80% 时误码率 $\leq 10^{-6}$ 。

故障恢复：CAN_H/CAN_L 短路 / 开路恢复后，节点需在 100ms 内重新接入总线，唤醒后数据收发一致。

按照6.5进行试验。

5.8 可靠性要求

- a) 除特殊情况外，车规芯片可靠性试验的必做项及对应试验项的结果应能满足表 2 和表 3 要求；
- b) 芯片制造商应提供完整的 AEC—Q100 试验报告；

表 2 芯片成品可靠性试验要求选择表

测试分组	应力方式	简称	代号	接受标准	每批样品	批数	必做项
加速环境 应力测试	预处理	PC	A1	0 失效	77	3	√
	有偏温湿度或有偏高加速应力试验	THB 或 HAST	A2	0 失效	77	3	√
	高压蒸煮或无偏高加速应力试验或无偏温湿度试验	AC 或 UHAST 或 TH	A3	0 失效	77	3	√

表 2 芯片成品可靠性试验要求选择表（续）

测试分组	应力方式	简称	代号	接受标准	每批样品	批数	必做项
加速环境 应力测试	温度冲击或温度循环	TS 或 TC	A4	0 失效	77	3	√
	功率负载温度循环	PTC	A5	0 失效	45	3	
	高温贮存寿命	HTS	A6	0 失效	45	3	√
	低温贮存寿命	LTS	A7	0 失效			√
加速寿命 模拟测试	高温工作寿命	HTOL	B1	0 失效	77	3	√
	低温工作寿命	LTOL	B2	0 失效			
	早期寿命失效率	ELFR	B3	0 失效	800	3	√
	非易失性存储器耐久性、数据保持性、工作寿命	EDR	B4	0 失效	77	3	
封装组装 完整性测试	引线键合剪切力	WBS	C1	Cpk>1.67	5 颗料里面收集 30 个 拉力数据		√
	引线键合拉力	WBP	C2	Cpk>1.67 或温度循环 后 0 失效			√
	可焊性	SD	C3	覆盖 95% 以上引脚	15	1	√
	物理尺寸	PD	C4	Cpk>1.67	10	3	√
	锡球剪切	SBS	C5	Cpk>1.67	10 颗物料每 个收集 5 个 推球数据	3	√ (FC 产 品需要 测试)
	引脚完整性	LI	C6	无引脚破损 或开裂	5 颗物料面 收集 10 个二 焊点拉力数 据	1	√ (只需 要通孔 器件)
晶圆 可靠性测试	电迁移	EM	D1	—	—	—	
	经时介质击穿	Tddb	D2	—	—	—	
	热流子注入效应	HCL	D3	—	—	—	
	负偏压温度不稳定性	NBTI	D4	—	—	—	
	应力迁移	SM	D5	—	—	—	
电气特性 验证测试	应力测试前后功能参数 测试	TEST	E1	0 失效	全部	全部	√
	静电放电人体模式	HBM	E2	0 失效	见试验方法	1	√
	静电放电带电器件模式	CDM	E3	0 失效	见试验方法	1	√
	闩锁效应	LU	E4	0 失效	6	1	√
	电气性能分布	ED	E5	Cpk>1.67	30	3	√
	故障等级	FG	E6	见 AEC_Q100 — 007	—	—	
	特性描述	CHAR	E7	—	—	—	√
	短路特性描述	SC	E8	—	—	—	针对高 低边开 关类产 品，建 议为必 做项， 参见 AEC_Q1 00— 012
	软误差率	SER	E9	0 失效	1	1	√
	无铅	LF	E10	由使用者和 供应商根据 具体情况协 商。	10	3	

表 2 芯片成品可靠性试验要求选择表（续）

测试分组	应力方式	简称	代号	接受标准	每批样品	批数	必做项
缺陷筛选测试	过程平均测试	PAT	F1	—	—	—	建议跟据产品定具体测试管控项
	统计式良率分析	SBA	F2	—	—	—	√
腔体封装完整性测试	机械冲击	MS	G1	0 失效	15	1	
	变频振动	VFV	G2	0 失效	15	1	
	恒定加速度	CA	G3	0 失效	15	1	
	粗/细检漏测试	GFL	G4	0 失效	15	1	
	包装跌落	DROP	G5	0 失效	5	1	
	封盖扭矩测试	LT	G6	0 失效	5	1	
	芯片剪切力	DS	G7	0 失效	5	1	
	内部水汽含量测试	IWV	G8	0 失效	5	1	

6 试验规程

6.1 通用条件检测

6.1.1 环境条件

芯片应明确其环境约束，可包含（如适用）：外部环境，例如，温度、湿度、气压等。

除另有规定外，电学特性试验的环境条件如下：

- a) 环境常温温度：23℃ ± 5℃；
- b) 相对湿度：25% ~ 75%；
- c) 环境气压：86kPa ~ 106kPa。

试验期间，器件应不受到气流、光照或其他可能引起误差的影响。

6.1.2 试验条件

芯片应明确其运行条件，可包含（如适用）：

- a) 芯片系统的功能模式及状态；
- b) 芯片处于工作状态或者非工作状态；
- c) 芯片与系统其他元件或部件的依赖关系、接口关系（如控制单元）。

6.1.3 外观条件

外观条件要求如下：

——试验前应进行必要的外观检查，如果芯片存在以下外观缺陷，将不能进行试验：

- 封装断开或封装有裂纹（表面划痕不应视为外观缺陷）；
- 表面上缺损在任何方向上的尺寸大于 1.5mm，且其深度超过封装有效单元厚度的 25%（如盖板、基座、

侧壁)；

•如是 QFN 封装且有侧边上锡要求的芯片，应提前做好且确认具体的材质工艺处理（如镀镍、镀金），并据此在视觉上验证。

——产品标记封装信息如下：

•封装信息，驱动芯片的各项物理参数都可以找到对应值，包括长、宽、高、引脚尺寸、引脚间距、焊盘尺寸等具体数值及公差；

•封装丝印信息，应显现厂家、型号、生产周期、生产批次、极性或方向，丝印内容应清晰、完整、无模糊、缺划、重影等现象。

6.2 电特性及唤醒测试

6.2.1 CAN 收发器测试电路

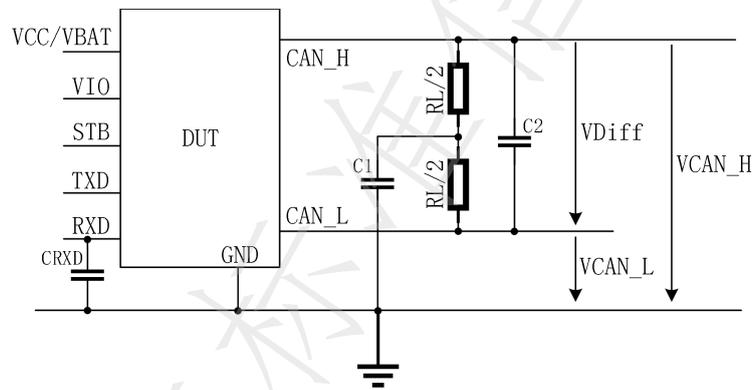


图1 CAN 收发器测试电路

标引序号说明：

V_{Diff} ：CAN_H 和 CAN_L 之间的差分电压

V_{CAN_H} ：CAN_H 电压

V_{CAN_L} ：CAN_L 电压

C_{RXD} ：RXD 端电容负载

VCC：电源输入

VI/O：逻辑电源输入

V_{Bat} ：电源电压

6.2.2 显性 / 隐性电压测试

6.2.2.1 测试目的

验证发射器在显性 / 隐性状态下的差分电压及共模电压是否符合标准，确保总线信号有效传输。

6.2.2.2 核心参数

表3 CAN收发器显性输出特性

参数	符号	值			条件
		最小/V	正常/V	最大/V	
CAN_H上的单端电压	V_{CAN_H}	+2.75	+3.5	+4.5	$R_L=50\Omega \cdots 65\Omega$
CAN_L上的单端电压	V_{CAN_L}	+0.5	+1.5	+2.25	$R_L=50\Omega \cdots 65\Omega$
正常总线负载上的差分电压	V_{Diff}	+1.5	+2	+3	$R_L=50\Omega \cdots 65\Omega$
仲裁期间有效电阻的差分电压	V_{Diff}	+1.5	未定义	+5	$R_L=2240\Omega^a$
可选的:扩展总线负载范围上的差分电压	V_{Diff}	+1.4	+2	+3.3	$R_L=45\Omega \cdots 70\Omega$

a 2240Ω是模拟最多32个节点同时发送的情况。在这种情况下,单个节点的有效负载电阻降低(一个节点仅驱动总线负载的一部分)。假定最大的 R_L 为70Ω,则该方案将覆盖32节点网络。(2240Ω/70Ω=32个节点)此表中的所有要求同时适用。因此,不是所有 V_{CAN_H} 和 V_{CAN_L} 的组合都符合定义的差分电压(见图2)。

根据图1的测试设置:
 R_L ,请参阅上面的“条件”列;
 $C1=0pF$ (不存在);
 $C2=0pF$ (不存在);
 $CRXD=0pF$ (不存在)。

表4 CAN收发器隐性输出特性,总线有偏压

参数	符号	值		
		最小/V	正常/V	最大/V
CAN_H上的单端输出电压	V_{CAN_H}	+2	+2.5	+3
CAN_L上的单端输出电压	V_{CAN_L}	+2	+2.5	+3
差分输出电压	V_{Diff}	-0.5	0	+0.05

此表中的所有要求同时有效,因此,不是所有 V_{CAN_H} 和 V_{CAN_L} 的组合都符合定义的差分输出电压。

根据图1,测试电路参数设置如下:
 $R_L > 10^{10}\Omega$ (不存在);
 $C1=0pF$ (不存在);
 $C2=0pF$ (不存在);
 $CRXD=0pF$ (不存在)。

表5 CAN收发器隐性输出特性,总线无偏压

参数	符号	值		
		最小/V	正常/V	最大/V
CAN_H上的单端输出电压	V_{CAN_H}	-0.1	0	+0.1
CAN_L上的单端输出电压	V_{CAN_L}	-0.1	0	+0.1

表 5 CAN 收发器隐性输出特性，总线无偏压（续）

参数	符号	值		
		最小/V	正常/V	最大/V
差分输出电压	V_{Diff}	-0.2	0	+0.2
依据图 1, 测试电路参数设置如下: $R_L > 10^{10} \Omega$ (不存在); $C_1 = 0\text{pF}$ (不存在); $C_2 = 0\text{pF}$ (不存在); $C_{\text{RXD}} = 0\text{pF}$ (不存在)。				

6.2.2.3 测试设备

显性 / 隐性电压测试设备如下所示:

- 数字示波器;
- 可编程电源 ($V_{\text{CC}}=5\text{V}/12\text{V}$, 精度 $\pm 10\text{mV}$);
- CAN 总线仿真器。

6.2.2.4 测试步骤

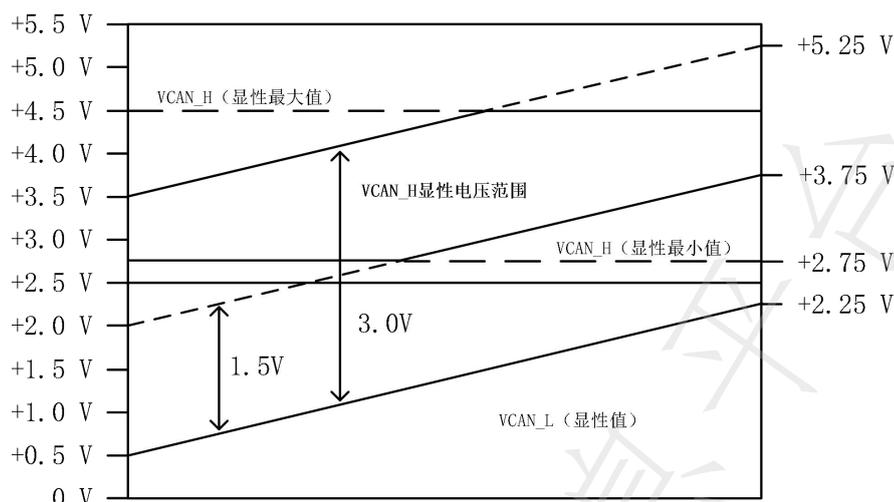
显性 / 隐性电压测试步骤如下:

- a) 芯片接入测试电路 (图 1— CAN 收发器测试电路);
- b) TXD 输入显性电平 (0V), $C_1/C_2/C_{\text{RXD}}$ 开路, R_L 按照表 4 要求配置, STB 使能高速工作模式, 示波器测量 CAN_H/CAN_L 电压, 记录单端电压及差分电压值, 为 CAN 显性输出值;
- c) TXD 输入隐性电平 (V_{IO} 或 V_{CC}), $C_1/C_2/C_{\text{RXD}}/R_L$ 开路, STB 使能高速工作模式, 示波器测量 CAN_H/CAN_L 电压, 记录单端电压及差分电压值, 为 CAN 隐性输出值;
- d) 改变电源电压 (如 $V_{\text{bat}}=9\text{V}\sim 16\text{V}$ 模拟车载电源波动), 重复测试确保电压稳定性。

6.2.2.5 判定标准

显性 / 隐性电压测试判定标准如下:

- 显性差分电压波动 $\leq 5\%$ (常温), 温度变化 ($-40^\circ\text{C}\sim +85^\circ\text{C}$) 时波动 $\leq 10\%$;
- 隐性状态下总线无显性信号泄漏 ($V_{\text{Diff}} \leq 0.2\text{V}$)。



标引序号说明：

V_{Diff} ——CAN_H 和 CAN_L 之间的差分电压；

V_{CAN_H} ——CAN_H 电压；

V_{CAN_L} ——CAN_L 电压。

图 2 在 CAN 节点处于显性状态， V_{CAN_L} 的电压从小到大变化时（50Ω...65Ω 总线负荷条件），对应 V_{CAN_H} 电压变化范围

6.2.3 最大驱动电流测试

6.2.3.1 测试目的

验证发射器在极端负载下的电流驱动能力，避免总线过载或短路损坏。

6.2.3.2 核心参数

CAN_H/CAN_L 绝对输出电流： $\leq 115\text{mA}$ （ $-3\text{V} \leq V_{CAN_H/L} \leq +18\text{V}$ ，ISO 11898-2:2024要求）

表 6 CAN 收发器最大驱动电流

参数	符号	值		条件
		最小/mA	最大/mA	
CAN_H 的绝对电流	ICAN_H	未定义	115	$-3\text{ V} \leq V_{CAN_H} \leq +18\text{ V}$
CAN_L 的绝对电流	ICAN_L	未定义	115	$-3\text{ V} \leq V_{CAN_L} \leq +18\text{ V}$

根据图 1 测试电路设置，在 HS—PMA 驱动输出显性状态，通过连接外部电源，给 V_{CAN_H} 或 V_{CAN_L} 强制施加电压等级。绝对最大电流值不关心电流流向。

$R_L > 10^{10}\ \Omega$ （不存在）；

$C_1 = 0\text{pF}$ （不存在）；

$C_2 = 0\text{pF}$ （不存在）；

$CR_{XD} = 0\text{pF}$ （不存在）。

注：当 CAN_H 和 CAN_L 之间差分电压超出表 4 规定参数值时，HS—PMA 不能停止输出显性状态。根据表 4 内容，可以估算出最小输出电流在 30mA 以上。

6.2.3.3 测试设备

最大驱动电流测试设备如下：

- 可编程电源；
- 高精度电流表（分辨率 1mA）。

6.2.3.4 测试步骤

最大驱动电流测试步骤如下：

- a) 芯片接入测试电路（图 1— CAN 收发器测试电路）；
- b) C1, C2 断开悬空，RL 电阻断开，VCC/VBAT 典型供电，STB 使能高速工作模式；
- c) TXD 输入显性电平（0V），CAN_H/CAN_L 对地施加电压源（需注意 TXD 显性超时）；
- d) 设置电压源 V 由 -3V 以 1V 的步长上升到 18V，测量通过 CAN_H/CAN_L 最大的绝对输出电流 I_{CAN_H}/I_{CAN_L}。

6.2.3.5 判定标准

最大驱动电流 $\leq 115\text{mA}$ 。

6.2.4 静态输入范围测试

6.2.4.1 测试目的

验证接收器在总线有偏压/无偏压时的输入电压范围，确保正确识别显性 / 隐性位。

6.2.4.2 核心参数

静态输入范围测试核心参数如下：

- 隐性状态差分电压范围（偏压有效）：-3.0V~+0.5V；
- 显性状态差分电压范围：+0.9V~+8.0V（ISO 11898-2:2024）。

表 7 静态接收输入特性，总线有偏压

参数	符号	值		条件
		最小/V	最大/V	
隐性状态差分输入电压范围	V_{Diff}	-3	+0.5	$-12.0\text{ V} \leq V_{\text{CAN_L}} \leq +12.0\text{ V}$
				$-12.0\text{ V} \leq V_{\text{CAN_H}} \leq +12.0\text{ V}$
显性状态差分输入电压范围	V_{Diff}	+0.9	+8	$-12.0\text{ V} \leq V_{\text{CAN_L}} \leq +12.0\text{ V}$
				$-12.0\text{ V} \leq V_{\text{CAN_H}} \leq +12.0\text{ V}$
根据图 1 所示，测试设置值如下： RL > 10 ¹⁰ Ω（不存在）； C1 = 0pF（不存在）； C2 = 0pF（不存在）； CRXD = 0pF（不存在）。 注：当 HS—PMA 连接到共模电感或出现无端接的媒介时，可能会出现短暂负值差分电压。当相同媒介上连接多个 HS—PMA 同时发送显性状态，并且，HS—PMA 接地发生变化，会出现短暂最大正值差分电压。				

表 8 HS—PMA 静态接收输入特性, 总线无偏压

参数	符号	值		条件
		最小/V	最大/V	
隐性状态差分输入电压范围	V_{Diff}	-3	+0.4	$-12.0\text{ V} \leq V_{CAN_L} \leq +12.0\text{ V}$
				$-12.0\text{ V} \leq V_{CAN_H} \leq +12.0\text{ V}$
显性状态差分输入电压范围	V_{Diff}	+1.15	+8	$-12.0\text{ V} \leq V_{CAN_L} \leq +12.0\text{ V}$
				$-12.0\text{ V} \leq V_{CAN_H} \leq +12.0\text{ V}$
<p>根据图 1 所示, 测试设置值如下:</p> <p>$R1 > 10^{10}\ \Omega$ (不存在);</p> <p>$C1 = 0\text{pF}$ (不存在);</p> <p>$C2 = 0\text{pF}$ (不存在);</p> <p>$CRXD = 0\text{pF}$ (不存在)。</p> <p>注: 当 CAN 连接到共模电感或出现无端接的媒介时, 可能会出现短暂负值差分电压。当相同媒介上连接的多个 HS—PMA 同时发送显性状态, 并且, HS—PMA 接地发生变化, 会出现短暂最大正值差分电压。</p>				

6.2.4.3 测试设备

静态输入范围测试设备如下:

- 双通道电压源 (精度 $\pm 10\text{mV}$, 如 Keithley 2400);
- 逻辑分析仪 (监测 RXD 输出状态)。

6.2.4.4 测试步骤

静态输入范围测试步骤如下:

- a) 芯片接入测试电路 (图 1—CAN 收发器测试电路);
- b) VCC/VABT 典型正常供电, 断开 RL 电阻, CAN_H/CAN_L 接入对应电压源;
- c) 断开总线偏压 (STB 置低, 模拟低功耗模式), 设置 CAN_H/CAN_L 电压组合, 覆盖隐性 / 显性差分范围;
- d) 监测 RXD 输出: 隐性状态时应为高电平 (逻辑 1), 显性状态时应为低电平 (逻辑 0);
- e) 重复测试偏压有效 (STB 置高) 场景, 验证输入范围差异 (隐性范围收窄至 $-3.0\text{V} \sim +0.4\text{V}$)。

6.2.4.5 判定标准

RXD 状态切换点与理论阈值电压偏差 $\leq 5\%$, 无中间态 (如高阻态)。

6.2.5 输入电阻匹配测试

6.2.5.1 测试目的

验证接收器对 CAN_H/CAN_L 的输入电阻一致性 (m_R), 减少共模干扰影响。

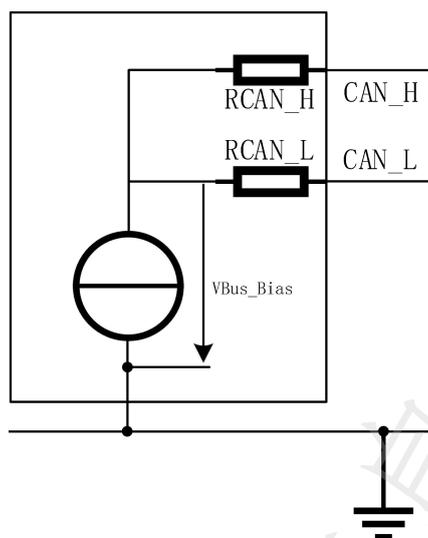


图3 CAN 内部差分输入电阻图示

6.2.5.2 核心参数

电阻匹配度 $|m_R| \leq 0.03$ ，其中 $m_R = 2 \times (RCAN_H - RCAN_L) / (RCAN_H + RCAN_L)$ 。

表9 CAN 接收器输入电阻

参数	符号	值		条件
		最小/kΩ	最大/kΩ	
差分内部电阻	RDiff	12	100	$-2\text{ V} \leq V_{CAN_L},$ $V_{CAN_H} \leq +7\text{ V}$
单端内部电阻	RCAN_H、RCAN_L	6	50	
RDiff = RCAN_H + RCAN_L				

表10 CAN 接收器输入电阻匹配

参数	符号	值		条件
		最小/kΩ	最大/kΩ	
内部电阻匹配 ^a	m_R	-0.03	+0.03	$V_{CAN_L}, V_{CAN_H} + 5\text{ V}$
^a m_R 计算方式为 $m_R = 2X(RCAN_H - RCAN_L) / (RCAN_H + RCAN_L)$ 。				

6.2.5.3 测试设备

输入电阻匹配测试设备如下：

- 数字万用表（分辨率 0.1 Ω）；
- 恒流源（提供 1mA 测试电流）。

6.2.5.4 测试步骤

输入电阻匹配测试步骤如下：

- 芯片接入测试电路（图 1— CAN 收发器测试电路）；
- VCC/VABT 典型正常供电，断开 RL 电阻，CAN_H/CAN_L 接入对应电压源；
- 分别测量 CAN_H 和 CAN_L 对 GND 的输入电阻（RCAN_H、RCAN_L），在隐性状态下（TXD 置高）；
- 计算 m_R ，验证是否满足一致性要求。

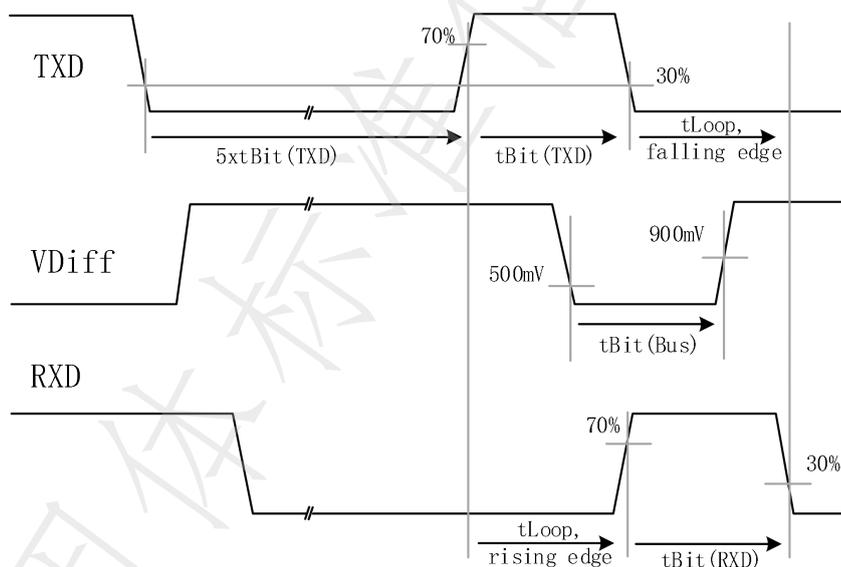
6.2.5.5 判定标准

m_R 绝对值 ≤ 0.03 ，差分内部电阻 $12\text{ k}\Omega \leq R_{\text{Diff}} \leq 100\text{ k}\Omega$

6.2.6 时序特性测试

6.2.6.1 测试目的

验证信号上升 / 下降时间、位时间误差等时序参数，确保高速通信（如 CAN FD 5Mbps）的信号完整性。



标引序号说明：

如果CAN 通讯速率达到 1Mbit/s, $t_{\text{Bit}}(\text{TXD}) = 1000\text{ns}$;

如果CAN 通讯速率达到 2Mbit/s, $t_{\text{Bit}}(\text{TXD}) = 500\text{ns}$;

如果CAN 通讯速率达到 5Mbit/s, $t_{\text{Bit}}(\text{TXD}) = 200\text{ns}$ 。

图 4 CAN 通讯时序图

6.2.6.2 核心参数

发送器和接收器的时间特性定义是以图1测试电路为基础的。具体时间参数如表12、表13、表14所示。图4显示了如何测量时序。

表 11 CAN 实现环路延时需求

参数	符号	值	
		最小/ns	最大/ns
环路延时 ^a	t Loop	未定义	255
<p>根据图 1 所示, 测试设置值如下:</p> <p>RL=60 Ω (容差≤±1%);</p> <p>C1=0pF (不存在);</p> <p>C2=100pF (容差≤±1%);</p> <p>CRxD=15pF (容差≤±1%)。</p> <p>测试要求如图 5 所示:</p> <p>TXD 上的输入信号的上升沿和下降沿时间(10%/90%)小于 10ns。</p> <p>注: 对于小于或等于 1Mbit/s 的比特率的期望行为, tBit (Bus) 和 tBit (RXD) 的限制没有定义。</p>			
<p>^a时间跨度是从 TXD 的输入信号沿到 RXD 输出具有相同极性的下一个信号边沿, 两个信号边沿的最大延迟也需要考虑。</p>			

表 12 比特率大于 1Mbit/s 小于或等于 2Mbit/s 的数据信号时序要求

参数	符号	值	
		最小/ns	最大/ns
位速率 2Mbit/s 发送隐性位宽度	tBit (Bus)	435	530
位速率 2Mbit/s 接收隐性位宽度	tBit (RXD)	400	550
位速率 2Mbit/s 接收时间对称	ΔtRec ^a	-65	40
<p>^aΔt Rec=t Bit (RXD) - tBit (Bus)</p> <p>表 13 的所有要求同时适用, 因此, 不是所有 tBit (Bus) 和 ΔtRec 的组合都需要满足 tBit (RXD) 需求。</p> <p>根据图 1 所示, 测试设置值如下:</p> <p>RL=60 Ω (容差≤±1%);</p> <p>C1=0pF (不存在);</p> <p>C2=100pF (容差≤±1%);</p> <p>CRxD=15pF (容差≤±1%)。</p> <p>测试要求如图 4 所示:</p> <p>TXD 上的输入信号的上升沿和下降沿时间(10%/90%)小于 10ns。</p> <p>注: 对于小于或等于 1Mbit/s 的比特率的期望行为, tBit (Bus) 和 tBit (RxD) 的限制没有定义。</p>			

表 13 比特率大于 2 Mbit/s 小于或等于 5 Mbit/s 的数据信号时序要求

参数	符号	值	
		最小/ns	最大/ns
位速率 5Mbit/s 发送隐性位宽度	t Bit (Bus)	155	210
位速率 5Mbit/s 接收隐性位宽度	t Bit (RXD)	120	220
位速率 5Mbit/s 接收时间对称	$\Delta t \text{ Rec}^a$	-45	+15
<p>表 14 的所有要求同时适用, 因此, 不是所有 tBit (Bua) 和 $\Delta t \text{ Rec}$ 的组合都需要满足 tBit (RXD) 需求。</p> <p>根据图 1 所示, 测试设置值如下:</p> <p>RL=60 Ω (容差 $\leq \pm 1\%$);</p> <p>C1=0pF (不存在);</p> <p>C2=100pF (容差 $\leq \pm 1\%$);</p> <p>CRxD=15pF (容差 $\leq \pm 1\%$)。</p> <p>测试要求 如图 4 所示:</p> <p>TXD 上的输入信号的上升沿和下降沿时间(10%/90%)小于 10 ns。</p> <p>注: 对于小于或等于 1Mbit/s 的比特率的期望行为, tBit (Bus) 和 tBit (RXD) 的限制没有定义。</p>			
<p>^a $\Delta t \text{ Rec} = t \text{ Bit (RXD)} - t \text{ Bit (Bus)}$。</p>			

6.2.6.3 测试设备

时序特性测试设备如下:

- 高速示波器 (带宽 $\geq 2\text{GHz}$);
- 信号发生器 (提供标准位速率时钟);

6.2.6.4 测试步骤

时序特性测试步骤如下:

- a) 芯片接入测试电路 (图1— CAN收发器测试电路);
- b) C1断开, C2接入100pF电容, VCC/VBAT典型上电, STB使能进入正常工作模式;
- c) 发送交替显性 / 隐性位 (如 0x55 帧), 示波器捕捉 CAN_H/CAN_L 边沿, 按图4记录 tLoop、tbit (BUS)、tbit (RXD)、 $\Delta t \text{ Rec}$;
- d) 将测试结果与标准要求进行比对。

6.2.6.5 判定标准

tLoop、t_{bit (BUS)}、t_{bit (RXD)}、 Δt_{Rec} 的测量值符合表12、13、14要求。

6.2.7 WUP 唤醒功能测试

6.2.7.1 测试目的

验证芯片在休眠模式下对总线显性信号的唤醒能力，包括唤醒延迟和功耗。

6.2.7.2 核心参数

WUP唤醒功能测试核心参数如下：

- 唤醒延迟：参考芯片制造商提供的数据手册（从总线显性信号开始到 RXD 输出低电平）；
- 休眠电流：参考芯片制造商提供的数据手册。

6.2.7.3 测试设备

WUP唤醒功能测试设备如下：

- 源表；
- 数字示波器；
- 脉冲/信号发生器（模拟总线显性信号）。

6.2.7.4 测试步骤

WUP唤醒功能测试步骤如下：

- a) 芯片接入测试电路（图1— CAN收发器测试电路）；
- b) VCC/VBAT典型上电，芯片进入休眠模式（STB 置高）；
- c) 向总线注入WUP（显性—隐性—显性，且满足总线唤醒所需时间）；
- d) 监测 RXD 输出：应在数据手册定义的时间内从高电平（休眠态）跳转为低电平（唤醒态）；
- e) 唤醒后，芯片应能正常接收 / 发送数据帧（如回环测试验证）。

6.2.7.5 判定标准

休眠电流达标，唤醒后无初始化错误。

6.2.8 WUF 唤醒功能测试

6.2.8.1 DUT 配置及默认参数

除特定的测试案例下有说明，否则测试帧的默认定义如图15。

表 14 DUT 配置及默认参数

帧格式	ID	DLC	Data	ACK
11位ID	0x000h	1	0x01h	0
29位ID	0x00000000h	1	0x01h	0

除测试用例定义中另有规定，否则其他默认参数定义如下：

- 使用的帧类型：11位ID；
- ID配置：与使用的测试帧一致（满足唤醒条件）；
- 数据场配置：与使用的测试帧一致（满足唤醒条件）；

- ID 掩码：启用所有的位；
- 数据掩码位：一旦数据场用于滤波则启用数据掩码；
- t_{WAIT}：间歇场后8个隐性位。

6.2.8.2 测试目的

验证芯片通过 ID 掩码 / 数据掩码过滤特定唤醒帧的能力，避免误唤醒。

6.2.8.3 核心参数

WUF唤醒功能测试核心参数如下：

- 唤醒帧识别：支持 11 位 / 29 位 ID，6 次唤醒帧内完成唤醒（ISO 16845—2 要求）。

6.2.8.4 测试设备

WUF唤醒功能测试设备如下：

- 可编程电源；
- CAN仿真工具（生成定制唤醒帧）；
- 数字示波器。

6.2.8.5 测试步骤：

WUF唤醒功能测试步骤如下：

a) DUT设置成：

ID=0x012h, DLC=0,

测试帧定义成以下：

#1 ID=012h, DLC=5, Data=01h, 20h, 0fh, 76h, 7fh

#2 ID=0960F012h, DLC=0

#3 ID=0F4FD012h, DLC=0

#4 ID=011h, DLC=8, Data=9Ah, 4Fh, 01h, 20h, 0Fh, 76h, 7Fh, FFh

#5 ID=0960F011h, DLC=8, Data=9Ah, 4Fh, 01h, 20h, 0Fh, 76h, 7Fh, FFh

#6 ID=0F4FD011h, DLC=8, Data=9Ah, 4Fh, 01h, 20h, 0Fh, 76h, 7Fh, FFh

#7 ID=012h, DLC=0 ;

b) 测试系统发送同步帧序列；

c) 测试系统按照试验环境发送测试帧#1到#7，每个帧的间隔时间至少是偏置反应时间 t_{bias} 最大值的两倍。

6.2.8.6 判定标准

DUT在接收到#7测试帧后将检测到唤醒条件。

6.3 失效安全测试

6.3.1 过温保护验证

6.3.1.1 测试目的

验证 CAN 收发器在芯片温度超过安全阈值时，能否自动关闭发射器以避免过热损坏，并在温度降到工作温度范围后，收发器自主恢复或通过模式切换恢复工作。

6.3.1.2 测试设备

失效安全测试设备如下：

- 高温试验箱：精度 $\pm 1^{\circ}\text{C}$ ，温度范围 $-55^{\circ}\text{C}\sim+200^{\circ}\text{C}$ （支持梯度升温 / 降温）；
- 高精度电流表：分辨率 $\leq 1\mu\text{A}$ ，监测芯片电源电流（VCC）；
- 示波器：带宽 $\geq 100\text{MHz}$ ，监测 CAN 总线差分电压（ V_{diff} ）；
- 热电偶 / 红外测温仪：实时测量芯片结温（需接触芯片封装表面）。

6.3.1.3 测试步骤

失效安全测试步骤如下：

a) 根据图1所示，测试设置值初始配置如下：

- 1) $R_L=60\Omega$ （容差 $\leq\pm 1\%$ ）；
- 2) $C_1=0\text{pF}$ （不存在）；
- 3) $C_2=0\text{pF}$ （不存在）；
- 4) $C_{RxD}=0\text{pF}$ （不存在）；
- 5) VCC和VIO（若支持）连接5V供电，监控VCC电流，TXD端输入100kHz的方波，高电平为5V，低电平为0V，STB 使能高速模式；
- 6) 常温（ 25°C ）下确认芯片正常工作，记录初始 VCC 电流（约 $10\text{mA}\sim 50\text{mA}$ ）和总线差分电压（显性位 2.5V 左右）。

b) 升温触发保护：

- 1) 以 $1^{\circ}\text{C}/\text{min}$ 速率升温，实时监测 VCC 电流和总线电压；
- 2) 当 VCC 电流骤降至 10mA 且总线差分电压归零（隐性状态），记录此时温度为 过温保护阈值（ T_{opt} ）。

c) 降温恢复测试：

- 1) 以 $1^{\circ}\text{C}/\text{min}$ 速率降温，当 VCC 电流回升至正常工作电流（mA 级别）且总线恢复显性差分电压，记录温度为 恢复温度（ $T_{\text{opt-rec}}$ ）；
- 2) 计算迟滞温度： $T_{\text{opt-hys}} = T_{\text{opt}} - T_{\text{opt-rec}}$ ，应满足 $T_{\text{opt-hys}} > 10^{\circ}\text{C}$ 。

d) 多循环验证：

重复 3 次升温 — 降温循环，确保保护阈值和恢复温度的一致性（偏差 $\leq 5^{\circ}\text{C}$ ）。

6.3.1.4 判定标准

失效安全测试判定标准如下：

——温度等级符合性：

Grade 0 芯片：Topt > 150℃，Grade 1 > 125℃，Grade 2 > 105℃，Grade 3 > 85℃（AEC-Q100 等级对应）；

——功能恢复性：降温后芯片应能恢复正常通信，无数据错误或总线干扰。

6.3.2 欠压保护测试

6.3.2.1 测试目的

验证芯片在电源电压低于安全阈值时，能否停止总线发送以避免异常信号干扰，并在电压恢复后正常启动。

6.3.2.2 电性能参数

表 15 VCC 欠压参数（可选）

单位为伏（V）

参数	符号	最小值	最大值
供电电源	VCC	4.5	5.5
欠压检测电压	$V_{\text{uvd-VCC}}$	3	4.5

表 16 VIO 欠压参数（可选）

单位为伏（V）

参数	符号	最小值	最大值
供电电源	VIO	2.8	5.5
欠压检测电压	$V_{\text{uvd-VIO}}$	0.8	2.8

6.3.2.3 测试设备

欠压保护测试设备如下：

- 可编程直流电源：输出范围 0V~30V，精度 ±10mV，支持线性扫描（10mV/s 步长）；
- 总线共模电压监测仪：实时测量 CAN_H/CAN_L 的共模电压（ $V_{\text{CM}} = (V_{\text{CAN_H}} + V_{\text{CAN_L}})/2$ ）；
- 逻辑分析仪：监测 TXD/RXD 信号及芯片状态引脚（如 STB、WAKE）。

6.3.2.4 测试步骤

a) 根据图1所示，测试设置值如下：

- 1) $R_L=60\ \Omega$ （容差 ≤ ±1%）；
- 2) $C_1=0\text{pF}$ （不存在）；

- 3) $C2=0\text{pF}$ (不存在)；
- 4) $CRxD=0\text{pF}$ (不存在)。
- b) VCC 欠压阈值测试（针对 5V 系统）：
- 1) 初始条件：VCC=5V，VIO=5V（带 VIO 引脚芯片），TXD 输入隐性电平（总线隐性状态）；
 - 2) 电压扫描：以 10mV/s 速率降低 VCC 电压，监测CAN总线的共模输出电压；
 - 3) 当总线共模电压从 VCC/2（2.5V 左右）骤降至 0V（发射器停止驱动），记录此时电压为 VCC 欠压检测电压（ $V_{\text{uvd}}-V_{\text{CC}}$ ），应满足 $3\text{V} \leq V_{\text{uvd}}-V_{\text{CC}} \leq 4.5\text{V}$ ；
 - 4) 恢复测试：将 VCC 回升至 5V，芯片应在 50ms 内重新驱动总线，RXD 输出正常隐性电平。
- c) VIO 欠压阈值测试（带 VIO 引脚芯片）：
- 1) 测试电路调整如下：

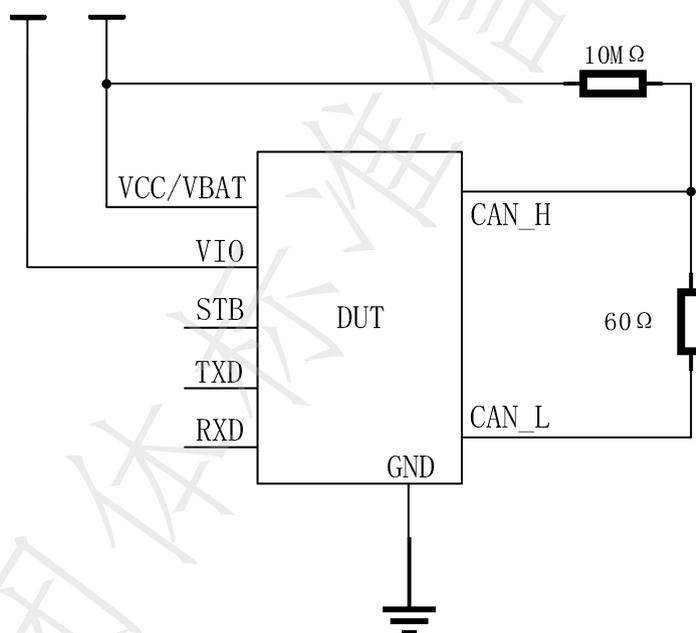


图 5 VIO 欠压测试电路

- 2) 初始条件：VCC=5V，VIO=5V，TXD 输入显性电平（总线显性状态）；
- 3) 电压扫描：以 10mV/s 速率降低 VIO 电压，监测CAN总线的共模输出电压；
- 4) 当 RXD 输出从低电平（显性）跳转为高电平（隐性）且总线差分电压降至 0.5V 以下，记录此时电压为 VIO 欠压检测电压（ $V_{\text{uvd}}-V_{\text{IO}}$ ），应满足 $0.8\text{V} \leq V_{\text{uvd}}-V_{\text{IO}} \leq 2.8\text{V}$ 。

6.3.2.5 判定标准

欠压阈值符合表15、表16定义。

6.4 电磁兼容试验

6.4.1 射频发射试验

芯片射频发射试验应按照IEC 62228-3:2019中6.1的规定进行试验，建议采用Class III 标准。

6.4.2 射频抗扰度试验

芯片射频抗扰度试验应按照IEC 62228-3:2019中6.2的规定进行试验，建议采用Class III 标准。

6.4.3 脉冲抗扰度试验

芯片脉冲抗扰度试验应按照IEC 62228-3:2019中6.3的规定进行试验，建议测试波形不发生通信异常。

6.4.4 静电放电试验

芯片静电放电试验应按照IEC 62228-3:2019中6.4的规定进行试验，建议最小值不小于±6kV。

6.5 互操作性试验

6.5.1 测试目的

验证不同厂商 CAN 收发器在同构 / 异构组网下的兼容性，确保多节点网络中数据收发一致性、故障恢复能力及地偏移适应性，避免因接口差异导致的通信中断或错误。

6.5.2 测试环境

a) 试验拓扑

表 17 试验拓扑表

参数	低速 / 中速 ($\leq 2\text{Mbps}$)	高速 (5Mbps CAN FD)
节点数量	16 节点 (模拟复杂车载网络)	8 节点 (高速率下信号完整性要求更高)
终端配置	两端 62 Ω 分裂电阻 (总 120 Ω) + 4.7nF 电容	两端 62 Ω 分裂电阻 + 4.7nF 电容
线缆规格	非屏蔽双绞线, 绞距 33—50 绞 / 米, 截面积 0.35mm ²	同左, 长度 ≤ 20 米
地偏移范围	0V、+2V、-2V (模拟不同节点接地差异)	同左

b) 测试设备

- 多节点测试平台：支持 16 节点同步通信；
- 故障注入设备：支持 8 种总线故障 (CH_OW、CL_GND 等)；
- 地偏移设备：可编程直流电源 (精度 $\pm 10\text{mV}$)，实现节点接地电压偏移；
- 误码率测试仪：实时监测总线错误帧、仲裁失败率。

c) 参考标准

核心测试项目及方法遵从ISO 16845-2:2018标准。

6.5.3 核心测试项目及方法

6.5.3.1 同构组网验证 (相同型号收发器)

- a) 目的：验证单一型号芯片在多节点网络中的协同能力，如仲裁优先级、总线负载率适应性。

b) 测试步骤:

- 1) 16 节点配置相同收发器, ID 从 0x001 到 0x010 (优先级递减);
- 2) 发送周期帧 (DLC=8, 500kbps), 监测仲裁过程: 优先级高的节点应优先发送, 失败节点自动重发;
- 3) 逐步增加总线负载率 (30%→80%), 记录误码率 (应 $\leq 10^{-6}$) 和最大传输延迟 ($\leq 2 \mu s$)。

6.5.3.2 异构组网验证 (不同厂商收发器)

a) 目的: 验证跨厂商芯片的兼容性, 如 NXP TJA1145 与国产芯驰 XCR32XX 的互操作性。

b) 测试步骤:

- 1) 节点 1—4 使用厂商 A 芯片, 节点 5—8 使用厂商 B 芯片, 其余节点混合配置;
- 2) 发送 CAN FD 帧 (数据速率 5Mbps), 检查不同厂商芯片对显性 / 隐性电平的识别一致性 (差分电压偏差 $\leq 5\%$);
- 3) 注入总线短路故障, 验证所有节点恢复后的数据同步性 (帧计数误差 ≤ 1)。

6.5.3.3 故障注入与恢复测试 (7 大场景)

表 18 故障注入与恢复试验场景

场景名称	故障类型	测试目的	核心判定点
TC1: 启动前开路	终端节点 CAN_H/CAN_L 开路 (如节点 16 CH_OW)	验证网络在缺失终端电阻 / 总线断路时的初始化能力及故障恢复后的同步性。	1. 非故障节点能否在无终端电阻下正常通信; 2. 故障恢复后, 节点是否在 100ms 内重新接入并正确仲裁。
TC2: 正常模式短路	CAN_L 短路到地 (CL_GND) 或 CAN_H 短路到电源 (CH_VBAT)	验证单点短路故障下节点保护机制 (如关闭发射器) 及网络冗余通信能力。	1. 故障节点是否进入被动错误状态并停止发送; 2. 非故障节点误码率 $\leq 10^{-8}$, 仲裁顺序不受影响。
TC3: 唤醒帧 ID 不匹配	发送非目标 ID 帧 (如 ID=0x079h) 唤醒配置 ID=0x078h 的节点	验证选择性唤醒功能的 ID 掩码过滤能力, 避免误唤醒。	1. 非目标帧是否触发误唤醒 (休眠电流 $\leq 1 \mu A$); 2. 目标帧是否在 6 次内唤醒, 延迟 $\leq 10 \mu s$ 。
TC4: 地偏移共模超限	节点接地电位偏移 (+2V/-2V)	验证收发器在共模电压波动 (-2V~+7V) 下的抗干扰能力。	1. 共模电压超限 (如 +7V) 时, 是否出现位误判; 2. 地偏移撤销后, 节点同步时间 $\leq 20 \mu s$ 。
TC5: 终端电阻失效	终端电阻开路 (TN_OW) 或阻值 偏差	验证终端匹配失效时的信号完整性及仲裁稳定性 (尤其高速 CAN FD)。	1. 边沿时间是否超限 (如 5Mbps 时 $\leq 50ns$), 振铃幅值 $\leq 10\%$ 信号电平; 2. 仲裁失败率 $\leq 0.1\%$ 。
TC6: 复合故障注入	双重故障 (如 CH_VBAT+CL_OW)	验证多重故障下的保护机制及网络隔离能力, 避免连锁反应。	1. 复合故障是否导致非故障节点误判; 2. 恢复后, 错误计数器是否按“主动错误→Bus Off”逻辑递增。
TC7: 高负载粘连故障	高负载率 ($\geq 80\%$) 下 CAN_H/CAN_L 短路 (CH_CL)	验证繁忙网络中总线粘连故障的恢复能力及吞吐量稳定性。	1. 故障清除后, 丢帧率 $\leq 0.01\%$, 负载率回归正常; 2. 恢复后位时间误差 $\leq \pm 0.5\%$, 仲裁成功率 $\geq 99.8\%$ 。

6.5.3.4 地偏移兼容性测试

a) 目的：模拟不同节点接地电位差异（如发动机舱与车身接地偏差）对通信的影响。

a) 测试步骤：

- 1) 对节点 n 施加 + 2V 地偏移 (GND=+2V)，其他节点 GND=0V；
- 2) 发送标准帧 (ID=0x300)，监测 CAN_H/CAN_L 共模电压变化 (应 \leq +7V 安全阈值)；
- 3) 遍历所有节点和 $\pm 2V$ 偏移，验证无信号失真或仲裁失败。

6.5.3.5 时序一致性测试

a) 目的：确保不同收发器在高速率下的位同步精度，避免相位差导致的位宽压缩。

b) 测试参数：

- 1) 位时间误差： $\leq \pm 0.5\%$ (5Mbps 时，200ns 位时间偏差 $\leq 1\text{ns}$)；
- 2) 同步跳转宽度 (SJW)：支持动态调整 (如 CAN FD 高速模式 SJW=3 位时间)。

c) 测试方法：

使用示波器对比不同节点的位边沿时间，计算 Δt_{Rec} (接收位宽与发送位宽差)，应满足 ISO 11898-2:2024 要求。

6.5.4 判定标准与性能指标

a) 通信稳定性

- 1) 仲裁成功率： $\geq 99.9\%$ (10 万次仲裁中失败 ≤ 10 次)；
- 2) 误码率：正常负载 $\leq 10^{-9}$ ，80% 负载 $\leq 10^{-6}$ ；
- 3) 恢复时间：故障清除后，所有节点同步时间 $\leq 50 \mu\text{s}$ 。

b) 地偏移适应性

- 1) 地偏移 $\pm 2V$ 时，共模电压波动 $\leq \pm 1V$ ，且 RXD 信号无逻辑翻转错误；
- 2) 混合地偏移网络中，节点休眠电流变化 $\leq 15\%$ (相对于 0V 地偏移)。

c) 故障场景覆盖

1) 完成 21648 个测试用例 (地偏移 3 种 \times 故障类型 8 种 \times 故障场景 7 种 \times 节点数 16)，通过率 $\geq 99.5\%$ ；

- 2) Bus Off 状态恢复后，错误计数器重置正确，无累计误差。

6.6 可靠性试验

根据芯片的特性，必做的可靠性试验项见表 2。根据芯片支持的温度等级 (参考表 1)，按照表 A.1 的试验方法进行试验。

6.7 有害物质限量试验

按 GB/T 30512-2014 执行。

7 包装、标识、运输、贮存要求

7.1 包装安全

防静电按 ANSI/ESD S20.20-2021 执行，包装内应有包含产品型号、批次、制造商、检验结论、日期等信息的合格证。

7.2 包装标识

包装标签上至少应有以下标识：

- a) 产品名称；
- b) 生产厂商；
- c) 产品数量；
- d) 执行标准（可选）；
- e) 产品性能等级（可选）；
- f) 生产批号规格及检验代号；
- g) 环保标记 RoHS、Pd；
- h) 湿敏等级（包装袋上有专门标识）；
- i) ESD 敏感标识（包装袋上有专门标识）。

7.3 运输

产品在运输过程中，不应磨损、日光暴晒及雨淋受潮。

7.4 贮存

产品应贮存于避光、干燥、阴凉的环境。

8 标准实施的过渡期要求

本文件无过渡期要求，自实施之日起执行。

附录 A

(规范性)

试验流程、方法和制程更改的要求

鉴定试验流程见图 A.1。

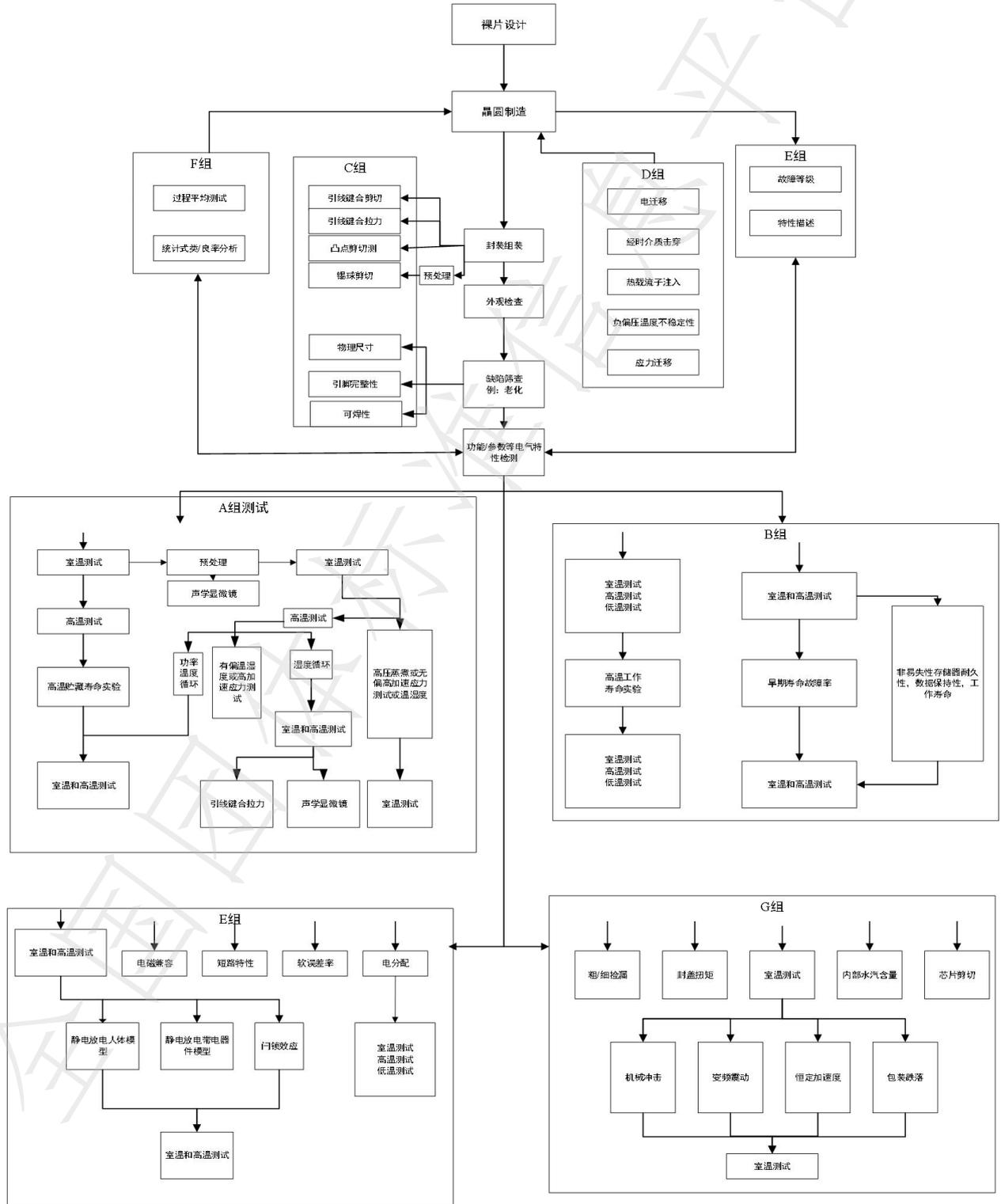


图 A.1 鉴定试验流程

鉴定试验方法及要求见表 A.1。

表 A.1 鉴定试验方法及要求

测试分组	应力方式	简称	代号	备注	样品数/批	批数	接受标准	试验方法	附加要求
测试组 A— 加速环境应 力测试	预处理	PC	A1	P. B. S. G. C. F	77	3	0 失效	JEDEC J—STD—020 JESD22—A113	仅用于表面贴装器件。预处理在 THB/HAST、AC/UHST、TC 和 PTC 之前进行。推荐执行 J—STD—020 的 JA113 来决定实际预处理应力需要的级别。鉴定最低可接受级别是 JA113 的级别 3。当进行预处理或潮湿敏感等级时，预处理级别和波峰焊温度应提供报告。芯片表面分层根据 JA113/J—STD—020 是可以接受的，只要其通过了后续的鉴定测试。任何器件的交换移位都应有报告。预处理前后的测试都在室温下进行
	有偏温湿度 或有偏高加 速应力试验	THB 或 HAST	A2	P. B. D. G	77	3	0 失效	JEDEC JESD22—A101 或 A110	对于表面贴装器件，预处理应在 THB (85℃/85%相对湿度, 1000h) 或 HAST (130℃/85%相对湿度, 96h, 或 110℃/85%, 264h) 之前。THB 或 HAST 前后的测试都在室温和高温下进行
	高压蒸煮或 无偏高加速 应力试验或 无偏温湿度 试验	AC 或 UHST 或 TH	A3	P. B. D. G	77	3	0 失效	JEDEC JESD22—A102 A118 或 A101	对于表面贴装器件，预处理要在 AC (121℃/15psig, 96h) 或无偏 HAST (130℃/85%相对湿度, 96h 或 110℃/85%相对湿度, 264h)。对于高温和压力敏感的封装 (如 BGA)，TH (85℃/85%相对湿度, 1000h) 前的预处理可以取代掉。AC 或 UHST 前后的测试都在室温下进行
	温度循环	TC	A4	H. P. B. D. G	77	3	0 失效	JEDEC JESD22—A104 和附录 C	表面贴装器件温度循环前的预处理。等级 0: —55℃~150℃ 2000 个循环；等级 1: —55℃~150℃ 1000 个循环；等级 2: —55℃~125℃ 1000 个循环；等级 3: —55℃~125℃ 500 个循环。温度循环前后的测试在室温和高温下进行。完成温度循环后打开一个批次里 5 个器件，在其四角键合处 (每角有 2 个键合) 和每边一个中间键合处进行键合拉力测试。附录 C 指出了首选的开启器件过程应最小化地损坏和降低错误数据的出现。 在温度循环后，使用声学显微镜检查 3 批器件中的 3 个 (共 9 个器件) 的芯片粘接 (如果为电或热活性) 或引线键合区域是否存在分层现象。测试结果应在用户要求时提供

表 A.1 鉴定试验方法及要求 (续)

测试分组	应力方式	简称	代号	备注	样品数/批	批数	接受标准	试验方法	附加要求
测试组 A— 加速环境应力测试	功率负载温度循环	PTC	A5	H. P. B. D. G. C F	45	1	0 失效	JEDEC JESD22—A105	表面贴装器件在功率温度循环前取 22 个器件进行预处理。测试仅要求器件的最大额定功率=1W 且 $\Delta T_j=40^\circ\text{C}$ 或是设计驱动感应负载的器件。 等级 0: $-40^\circ\text{C}\sim 150^\circ\text{C}$ 1000 个循环; 等级 1: $-40^\circ\text{C}\sim 125^\circ\text{C}$ 1000 个循环; 等级 2 和 3: $-40^\circ\text{C}\sim 105^\circ\text{C}$ 1000 个循环。 功率温度循环的前后测试应在室温和高温下进行
	高温贮存寿命	HTSL	A6	H. P. B. D. G. K	45	1	0 失效	JEDEC JESD22—A103	塑封器件: 等级 0: 175°C 1000h 或 150°C 2000h; 等级 1: 150°C 1000h 或 175°C 500h; 等级 2 和 3: 125°C 1000h 或 150°C 500h。 陶瓷封装器件: 250°C 10h 或 200°C 72h。 高温贮存寿命的前后测试应在室温和高温下进行。 注: 如果封装和等级要求适合, B3(EDR)测试的数据可以取代 A6(HTSL)测试数据
测试组 B— 加速寿命模拟测试	高温工作寿命	HTOL	B1	H. P. B. D. G. K	77	3	0 失效	JEDEC JESD22—A108	对于有非易失性存储的器件, 根据 Q100—005 耐久性预处理应在 HTOL 前进行。 等级 0: 150°C 1000h; 等级 1: 125°C 1000h; 等级 2: 105°C 1000h; 等级 3: 85°C 1000h。 高温工作寿命前后的测试在室温、高温和低温条件下进行
	早期寿命失效率	ELFR	B2	H. P. B. N. G	800	3	0 失效	AECQ100—008	通过这项应力试验的器件可以用在其他应力试验上。通用数据可以使用。ELFR 前后的测试在室温和高温条件下进行

表 A.1 鉴定试验方法及要求 (续)

测试分组	应力方式	简称	代号	备注	样品数/批	批数	接受标准	试验方法	附加要求
测试组 B—加速寿命模拟测试	非易失性存储器耐久性、数据保持性, 工作寿命	EDR	B3	H. P. B. D. G. K	77	3	0 失效	AEC_Q100—005	EDR 前后的测试在室温和高温的条件下进行
测试组 C—封装组装完整性测试	引线键合剪切力	WBS	C1	H. P. D. G	最少 5 个器件中的 30 个键合丝		Cpk > 1.67	AEC_Q100—001 AEC Q003	每个键合间有个适当的时间间隔
	引线键合拉力	WBP	C2	H. P. D. G			Cpk > 1.67 或温度循环后 0 失效	MIL—STD883 方法 2011 AEC Q003	条件 C 或 D。金线直径 ≥ 1mil, 温度循环后的最小拉力=3g。金线直径 < 1mil, 参考 MIL—STD883 方法 2011 中图 2011—1 规定的最小拉力。金线直径小于 1mil, 引线键合拉力应进行在锡球键合处而不是在键合丝中间
	可焊性	SD	C3	H. P. D. G	15	1	覆盖 95% 以上引脚	JEDEC JESD22—B102 或 JEDEC J—STD—002D	如果出货前器件能够正常进行筛选老化试验, 可焊性样品必须首先耐受住老化。测试前预先进行 8h 蒸汽老化 (镀金引线 1h)
	物理尺寸	PD	C4	H. P. B. D. G	10	3	Cpk > 1.67	JEDEC JESD22—B100 和 B108 AEC Q003	对于重要尺寸和公差, 可见 JEDEC 标准和个别器件说明
	锡球剪切	SBS	C5	B	最少 10 个器件中的 5 个锡球	3	Cpk > 1.67	AEC_Q100—010 AEC Q003	完整性 (机械的) 测试前进行热预处理 (2 个 220℃ 的回流焊循环)
	引脚完整性	LI	C6	H. P. D. G	5 个器件中某一个的 10 个引脚	1	无引脚破损或开裂	JEDEC JESD22—B105	表面贴装器件不作要求。仅对针脚通孔器件作要求

表 A.1 鉴定试验方法及要求 (续)

测试分组	应力方式	简称	代号	备注	样品数/批	批数	接受标准	试验方法	附加要求
测试组 D— 晶圆可靠性 测试	电迁移	EM	D1	—	—	—	—	—	数据, 测试方法、计算和内部标准能够用在使用者对新技术的要求上
	经时介质 击穿	TDDDB	D2	—	—	—	—	—	数据, 测试方法、计算和内部标准能够用在使用者对新技术的要求上
	热流子注入 效应	HCL	D3	—	—	—	—	—	数据, 测试方法、计算和内部标准能够用在使用者对新技术的要求上
	负偏压温度 不稳定性	NBTI	D4	—	—	—	—	—	数据, 测试方法、计算和内部标准能够用在使用者对新技术的要求上
	应力迁移	SM	D5	—	—	—	—	—	数据, 测试方法、计算和内部标准能够用在使用者对新技术的要求上
测试组 E— 电气特性验 证测试	应力测试前 后功能参数 测试	TEST	E1	H. P. B. N. G	全部	全部	0 失效	测试项目根据 供应者数据规 格或使用者说 明	测试按照表 A.2 和图 A.1 所示的应力参考和附加要求进行。测试软件应满足 AEC_Q100—007 的要求。所有认证应力前后的电性能测试要在器件说明的温度条件下进行
	静电放电人 体模式	HBM	E2	H. P. B. D	见方法	1	0 失效 2kV HBM	AEC_Q100—002 Q100—003	ESD 前后的测试在室温和高温条件下进行。应根据最大耐电压级别将器件进行分类, 器件级别<2000V HBM 的情况需要用户特别确认
	静电放电带 电器件模式	CDM	E3	H. P. B. D	见方法	1	0 失效 750V 边 角引脚, 500V 其他 引脚(C4B 或更高)	AEC_Q100—011	ESD 前后的测试在室温和高温条件下进行。应根据最大耐电压级别将器件进行分类, 器件级别<750V 边角引脚或<500V 其他引脚的 CDM 情况需要使用者特别承认

表 A.1 鉴定试验方法及要求 (续)

测试分组	应力方式	简称	代号	备注	样品数/批	批数	接受标准	试验方法	附加要求
测试组 E— 电气特性验证测试	闩锁效应	LU	E4	H. P. B. D	6	1	0 失效	AEC_Q100—004	LU 前后的测试在室温和高温条件下进行
	电分配	ED	E5	H. P. B. D	30	3	Cpk > 1.67	AEC_Q100—009	供应商和用户相互协商用于测量可接受标准的电性能参数。测试在室温、高温和低温下进行
	故障等级	FG	E6	—	—	—	见 AEC_Q100—007	AEC_Q100—007	生产测试见 AEC_Q100—007 的测试要求
	特性描述	CHAR	E7	—	—	—	—	AEC_Q003	在新技术和器件上执行
	短路特性描述	SC	E8	D. G	10	3	0 失效	AEC_Q100—012	适用于所有智能功率器件。测试和统计评估(见 AEC_Q100—012 第 4 节)由使用者和供应商根据具体情况协商
	软误差率	SER	E9	H. P. D. G	3	1	—	JEDEC 无加速; JESD89—1 或加速; JESD89—2 或 JESD89—3	适用于大于 1M 存储量的静态和动态随机存储器基本单元的器件。根据参考规格,可以选择两种测试之一(无加速或加速的)。测试判定标准由使用者和供应商根据具体情况协商。最终测试报告应包括详细的测试设备场所和主要数据
	无铅	LF	E10	L	见试验方法	见试验方法	见试验方法	AEC_Q005	适用于所有无铅器件。注意相关可焊性的建议,焊料耐热性等要求

表 A.1 鉴定试验方法及要求 (续)

测试分组	应力方式	简称	代号	备注	样品数/批	批数	接受标准	试验方法	附加要求
测试组 F— 缺陷筛选测试	过程平均测试	PAT	F1	—	—	—	—	AEC Q001	供应商确定样品量和测试方法以及接受标准。如果这些测试对于给定的器件是不可能进行的, 供应商应提供理由
	统计式良率分析	SBA	F2	—	—	—	—	AEC Q002	
测试组 G— 腔体封装完整性测试	机械冲击	MS	G1	H. D. G	15	1	0 失效	JEDEC JESD22—B104	仅 Y1 方向, 5 次脉冲, 持续 0.5ms, 1500g 峰值加速度, MS 前后的测试在室温下进行
	变频振动	VFV	G2	H. D. G	15	1	0 失效	JEDEC JESD22—B103	振荡频率从 20Hz/2000Hz/20Hz 范围内对数变化, 在 X、Y 和 Z 方向上各进行 4 次这样的循环, 50g 峰值加速度, VFV 前后的测试在室温下进行
	恒定加速度	CA	G3	H. D. G	15	1	0 失效	MIL—STD—883 方法 2001	仅 Y1 方向, 30000g 对于小于 40 管脚的器件, 20000g 对于大于 40 管脚的器件, CA 前后的测试在室温下进行
	粗/细检漏测试	GFL	G4	H. D. G	15	1	0 失效	MIL—STD—883 方法 1014	任何专一指定的细检漏测试随后都有专一的粗漏检测测试。仅适用于陶瓷封装空腔器件
	包装跌落	DROP	G5	H. D. G	5	1	0 失效	—	从 1.2m 的高度向 6 个方向上跌落到混凝土表面上。该测试仅用于微电机系统空腔器件, DROP 前后的测试在室温下进行
	封盖扭矩测试	LT	G6	H. D. G	5	1	0 失效	MIL—STD—883 方法 2024	仅适用于陶瓷封装空腔器件
	芯片剪切力	DS	G7	H. D. G	5	1	0 失效	MIL—STD—883 方法 2019	对于所有空腔器件应在封盖/密封前进行该试验
	内部水汽含量测试	IWV	G8	H. D. G	5	1	0 失效	MIL—STD—883 方法 1018	仅适用于陶瓷封装空腔器件

表 A.1 鉴定试验方法及要求（续）

测试分组	应力方式	简称	代号	备注	样品数/批	批数	接受标准	试验方法	附加要求
<p>注：“备注”列字母所代表的含义如下：</p> <p>H 仅要求密封器件；</p> <p>P 仅要求塑封器件；</p> <p>B 仅要求焊球表面贴装(BGA)器件；</p> <p>N 非破坏性测试，器件还可以用到其他测试上或用到生产上；</p> <p>D 破坏性测试，器件不能重新用来认证和生产；</p> <p>S 仅要求表面贴装塑封器件；</p> <p>G 承认通用数据；</p> <p>K 使用 AEC—Q100—005 方法来对独立非易失性存储器集成电路或带有非易失性存储器模块的集成电路进行预处理。</p>									

制程变更需要进行重新鉴定，鉴定的要求见表 A.2。

表 A.2 制程变更鉴定要求

应力测试方法	A2	A3	A4	A5	A6	B1	B2	B3	C1	C2	C3	C4	C5	C6	D1	D2	D3	D4	D5	E2	E3	E4	E5	E7	E8	E9	E10	G1—G4	G5	G6	G7	G8					
测试缩写	THB	AC	TC	PTC	HTSL	HTOL	ELFR	EDR	WBS	WDP	SD	PD	SBS	LI	EM	TDDB	HCI	NBTI	SM	HBM	CDM	LU	ED	CHAR	SC	SER	LF	MECH	DROP	LT	DS	IWV					
设计																																					
有源元件设计		●	●	M		●	●	DJ							D	D	D	D	D	●	●	●	●	●	●	●								F			
电路变更			A	M																●	●	●	●	●	●												
晶圆尺寸/厚度			E	M		●	●		E	E								●		E	E	E	●														
晶圆制造																																					
光刻	●		●	M		●	G		●	●								●					●														
芯片缩小化	●	●		M		●	●	DJ							●	●	●	●	●	●	●	●	●	●	●	●											
离子注入/掺杂				M		●	G													●	●	●	●	●	●												
多晶硅			●	M		●		DJ										●		●	●	●	●	●	●												
金属孔/通孔/接触	●	●	●	M		●			●	●					●				●				●	●	●												
钝化/氧化物/夹层电介质	K	K	●	M		●	G N	DJ	K	●						●	●	●	●	●	●	●	●	●	●												
背板操作			●	M		●														M	M	●		●				H					H				

表 A.2 制程变更鉴定要求 (续)

应力测试方法	A2	A3	A4	A5	A6	B1	B2	B3	C1	C2	C3	C4	C5	C6	D1	D2	D3	D4	D5	E2	E3	E4	E5	E7	E8	E9	E10	G1—G4	G5	G6	G7	G8	
测试缩写	THB	AC	TC	PTC	HTSL	HTOL	ELFR	EDR	WBS	WDP	SD	PD	SBS	LI	EM	TDDB	HCI	NBTI	SM	HBM	CDM	LU	ED	CHAR	SC	SER	LF	MECH	DROP	LT	DS	IWV	
晶圆制造场所改变	●	●	●	M		●	●	J	●	●					●	●	●	●	●	●	●	●	●					H			H		
封装																																	
芯片外涂敷和底部填充	●	●	●	M	●	●																											H
引线框架电镀	●	●	●	M	●					C	●			●														L			H		
凸点材料/金属	●	●	●	M	●	●						●	●														●	L					
化系统																																	
引线框架材料		●	●	M	●					●	●	●		●												●		L	H			●	
引线框架尺寸		●	●	M							●	●		●												●		L	H				
引线键合	●	●	●	Q	●				●	●													M		●			H					
芯片划片/分离	●	●	●	M																													

表 A.2 制程变更鉴定要求 (续)

应力测试方法	A2	A3	A4	A5	A6	B1	B2	B3	C1	C2	C3	C4	C5	C6	D1	D2	D3	D4	D5	E2	E3	E4	E5	E7	E8	E9	E10	G1—G4	G5	G6	G7	G8	
测试缩写	THB	AC	TC	PTC	HTSL	HTOL	ELFR	EDR	WBS	WDP	SD	PD	SBS	LI	EM	TDDB	HCI	NBTI	SM	HBM	CDM	LU	ED	CHAR	SC	SER	LF	MECH	DROP	LT	DS	IWV	
芯片制备/清洗	●	●		M		●			●	●																						H	
封装打标											B																						
芯片粘结	●	●	●	M		●																	●		●		L	H			H	H	
塑封材料	●	●	●	M	●	●	●				●	●		●												●	L						
塑封工艺	●	●	●	M	●	●					●	●		●													L						
气密封装		H	H		H							H		H														H		H		H	
新式封装	●	●	●	M	●	●	●		●	●	●	●	T	●						●	●		●		●		L	H			H	H	
基板/中介层	●	●	●	M	●	●			●	●																	L	H			H	H	
封装场所改变	●	●	●	M		●	●		●	●	●	●	T	●									●				L	H			H		

表 A.2 制程变更鉴定要求（续）

注 1：应力测试方法代号所代表的含义如下，其具体方法及要求等见表 A.1 相同代号所对应的内容。

- | | | |
|-----------------------|--------------|--------------|
| A2 温湿度偏压或高加速温湿度应力测试； | C4 物理尺寸； | E5 电分配； |
| A3 高压蒸煮或无偏高加速温湿度应力测试； | C5 焊球剪切； | E7 特征特性描述； |
| A4 温度循环； | C6 引线完整性； | E8 短路特性描述； |
| A5 功率温度循环； | D1 电迁移； | E9 软误差率； |
| A6 高温贮藏寿命； | D2 经时介质击穿； | E10 无铅； |
| B1 高温工作寿命； | D3 热载流子注入； | G1~G4 机械类系列； |
| B2 早期寿命失效率； | D4 负偏温度不稳定性； | G5 包装跌落； |
| B3 非易失性存储器耐久性、数据保持性； | D5 应力迁移； | G6 封盖扭矩； |
| C1 键合引线剪切； | E2 人体静电模型； | G7 芯片剪切； |
| C2 引线拉力； | E3 充电器件模型； | G8 内部水汽含量分析； |
| C3 可焊性； | E4 闩锁； | |

注 2：一个字母或“●”表明对于适当的工艺改变，其应力测试方面的性能应受到考虑，表中字母所代表的要求见如下。

- | | | |
|-------------------|----------------------|------------------|
| A 仅对外部设备走线； | F 仅 MEMS 器件； | L 仅对无铅器件； |
| B 对记号重写/固化时间/临时性； | G 仅取自非 100%老化器件； | M 针对需要功率温度循环的器件； |
| C 假定焊接到引脚上； | H 仅针对密封性； | N 钝化和栅氧化物； |
| D 设计规则更改； | J 仅对 EPROM 和 EEPROM； | Q 键合丝直径减少； |
| E 仅针对厚度； | K 仅针对钝化； | T 仅针对焊球表面贴装器件； |

注：不知道的原因应在确认计划或结果中给出经过考虑的测试