

团 体 标 准

T/CASAS 037—2024

碳化硅金属氧化物半导体场效应晶体管 (SiC MOSFET) 栅极电荷测试方法

Gate charge test method for silicon carbide metal-oxide semiconductor field
effect transistors (SiC MOSFET)

2024-11-19 发布

2024-11-19 实施

第三代半导体产业技术创新战略联盟
中 国 标 准 出 版 社

发 布
出 版

目 次

前言 III

引言 IV

1 范围 1

2 规范性引用文件 1

3 术语和定义 1

4 测试原理 3

 4.1 栅极电荷测试基本原理 3

 4.2 感性负载(双脉冲)电路测试原理 4

 4.3 阻性负载(单脉冲)电路测试原理 5

5 测试条件 6

6 测试流程 6

 6.1 感性负载(双脉冲)测试流程 6

 6.2 阻性负载(单脉冲)测试流程 6

7 测试数据处理 7

 7.1 感性负载(双脉冲)测试数据处理 7

 7.2 阻性负载(单脉冲)测试数据处理 8

8 测试报告 8

附录 A(资料性) SiC MOSFET 器件栅极电荷测试记录表 10

参考文献 11

前 言

本文件按照 GB/T 1.1—2020《标准化工作导则 第1部分：标准化文件的结构和起草规则》的规定起草。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别专利的责任。

本文件由第三代半导体产业技术创新战略联盟提出并归口。

本文件起草单位：东南大学、工业和信息化部电子第五研究所、忱芯科技(上海)有限公司、北京华峰测控技术股份有限公司、清纯半导体(宁波)有限公司、浙江大学、西安交通大学、智新半导体有限公司、苏州汇川联合动力系统股份有限公司、是德科技(中国)有限公司、芯联集成电路制造股份有限公司、中国第一汽车集团有限公司、杭州芯迈半导体技术有限公司、中国电力科学研究院有限公司、东风汽车集团有限公司、湖北九峰山实验室、深圳平湖实验室、江苏第三代半导体研究院有限公司、厦门华联半导体科技有限公司、广东省东莞市质量监督检测中心、北京第三代半导体产业技术创新战略联盟。

本文件主要起草人：魏家行、曹钧厚、刘斯扬、孙伟锋、陈媛、毛赛君、刘惠鹏、孙博韬、王珩宇、王来利、王民、张太之、孙承志、丛茂杰、宋鑫宇、宋瑞超、孙钦华、刘海军、张雷、李钾、麦志洪、王晓萍、周紫薇、李梦亚、段果、李本亮、高伟。

引 言

碳化硅金属氧化物半导体场效应晶体管(SiC MOSFET)具有阻断电压高、工作频率高、耐高温能力强、导通电阻低和开关损耗小等特点,广泛应用于高频、高压功率系统中。随着电力电子技术的不断发展,越来越多的领域如新能源汽车、航天、航空、石油勘探、核能、通信等,迫切需要能够在高温、高频等极端环境下工作的电子器件。栅极电荷 Q_G 是评价器件特性的关键参数,特别是对于开关和驱动器损耗估计、准确测试提取器件 Q_{GS} 、阈值栅源电荷 $Q_{GS,th}$ 、栅漏电荷 Q_{GD} 以及完整开关过程所需的栅极总电荷 $Q_{G,TOT}$,对器件性能评估和外围电路设计具有重要意义。

SiC 功率 MOSFET 的栅极电荷特性与传统的硅功率 MOSFET 不同。最明显的一点是没有真正的米勒平台。SiC MOSFET 通常为短沟道,实际在 DIBL(漏致势垒降低)效应作用下测试得到的米勒平台倾斜,导致现有的栅极电荷提取方法难以有效提取该器件的栅漏电荷 Q_{GD} 。此外,由于 SiC MOSFET 在工况下大多采用负压关断,并且存在栅氧界面态问题,因此会观察到明显的阈值漂移。这一问题引起了开启和关断过程中栅极电荷曲线的回滞现象。因此,有必要明确 Q_G 测量和提取过程的关断栅极电压,并区分器件开启过程和关断过程中测试得到的栅极电荷。本文件提供了 $Q_{GS,th}$ 、 Q_{GS} 、 Q_{GD} 和 $Q_{G,TOT}$ 等开关过程中不同阶段栅极电荷定义,并给出了适用于 SiC MOSFET 器件的栅极电荷测试及数据处理方法。

碳化硅金属氧化物半导体场效应晶体管 (SiC MOSFET)栅极电荷测试方法

1 范围

本文件描述了碳化硅金属氧化物半导体场效应晶体管(SiC MOSFET)的栅极电荷测试方法,包括测试原理、测试电路、测试条件以及数据处理方法。

本文件仅适用于增强型N沟道垂直SiC MOSFET器件特性表征及可靠性测试等工作场景,可用于以下测试目标器件:

- a) 增强型N沟道垂直SiC MOSFET分立器件晶圆级及封装级产品;
- b) 含增强型N沟道垂直SiC MOSFET器件的功率模块。

2 规范性引用文件

下列文件中的内容通过文中的规范性引用而构成本文件必不可少的条款。其中,注日期的引用文件,仅该日期对应的版本适用于本文件;不注日期的引用文件,其最新版本(包括所有的修改单)适用于本文件。

T/CASAS 002—2021 宽禁带半导体术语

T/CASAS 006—2020 碳化硅金属氧化物半导体场效应晶体管通用技术规范

3 术语和定义

T/CASAS 002—2021、T/CASAS 006—2020界定的以及下列术语和定义适用于本文件。

3.1

漏致势垒降低效应 drain-induced barrier lowering; DIBL

对于沟道长度较小的场效应晶体管(FET)器件,漏源电压 V_{DS} 增大导致源极端势垒高度降低,并引起阈值电压降低的效应。

3.2

米勒平台 Miller plateau

MOSFET器件在开启或关断阶段由于栅漏电容充/放电引起的栅极电压平台区间。

3.3

米勒斜坡 Miller ramp

在短沟道MOSFET器件栅漏电容充/放电阶段,由于DIBL效应引起栅极电压不稳定,导致原本的米勒平台阶段发生倾斜。

3.4

标称关断栅极电压 nominal gate voltage in OFF-state

V_{OFF}

器件关断状态标称栅极电压。

3.5

标称导通栅极电压 nominal gate voltage in ON-state

V_{ON}

器件导通状态标称栅极电压。

3.6

阈值栅源电荷 threshold-gate charge

$$Q_{GS,th(ON)}/Q_{GS,th(OFF)}$$

器件开启阶段栅极电压从标称栅极关断电压上升到阈值电压所需的电荷量/器件关断阶段栅极电压从阈值电压下降到标称栅极关断电压所需的电荷量。

3.7

栅源电荷 gate-source charge

$$Q_{GS(ON)}/Q_{GS(OFF)}$$

器件开启阶段栅极电压从标称栅极关断电压上升到米勒平台开始处电压所需的电荷量/器件关断阶段栅极电压从米勒平台末端电压下降到标称栅极关断电压所需的电荷量。

3.8

栅漏电荷 gate-drain charge

$$Q_{GD(ON)}/Q_{GD(OFF)}$$

器件开启阶段漏源电压变化阶段积累的电荷量,即米勒平台阶段积累的电荷量/器件关断阶段漏源电压变化阶段释放的电荷量,即米勒平台阶段释放的电荷量。

3.9

栅极总电荷 total-gate charge

$$Q_{G,TOT(ON)}/Q_{G,TOT(OFF)}$$

器件开启阶段栅极电压从标称关断栅极电压上升到标称导通栅极电压所需的电荷总量/器件关断阶段栅极电压从标称导通栅极电压下降到标称关断栅极电压所需的电荷总量。

3.10

栅极电流 gate current

$$I_G$$

测试过程中驱动回路提供的电流。

3.11

母线电压 bus voltage

$$V_{DD}$$

测试过程中功率回路电源提供的电压。

3.12

漏源电流 drain-source current

$$I_{DS}$$

器件流经漏极与源极间的电流。

3.13

续流二极管 free-wheeling diode; FWD

电力电子器件应用场景中反并联于负载电感两侧的二极管器件。当回路关断时,电流进入二极管-电感回路存续。

3.14

反向恢复电荷 reverse recovery charge

$$Q_{RR}$$

续流二极管从导通到阻断状态转变过程中,需要释放的存储电荷。

4 测试原理

4.1 栅极电荷测试基本原理

图 1 所示为 SiC MOSFET 栅极电荷测试原理图,测试电路由被测器件(DUT)、栅极驱动、负载和母线电源组成。其中栅极驱动可选电压源或电流源,在开、关过程中对被测器件的栅极电容进行充电、放电,并同步监测栅极电压。母线电源提供漏极电压 V_{DD} 以及流经器件的漏源电流 I_{DS} 。为在栅极电荷测试过程中尽可能模拟器件实际工作条件,在功率回路中添加阻性或感性负载,推荐使用由续流二极管与电感并联组成的感性负载。

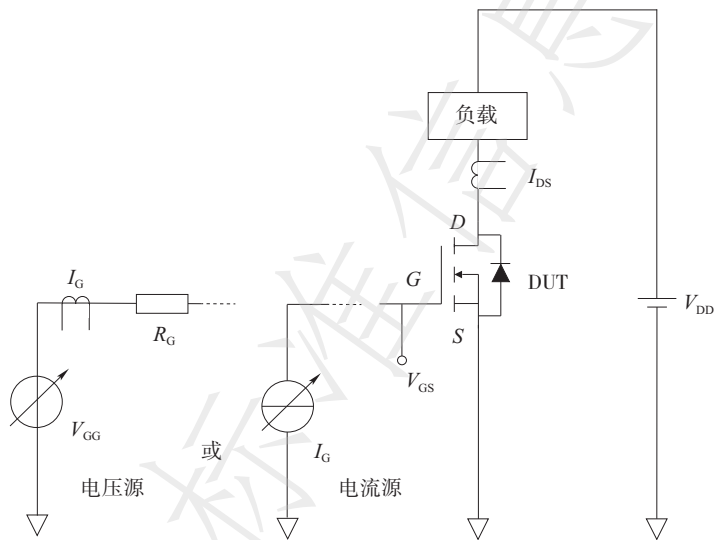


图 1 栅极电荷测试原理图

开关过程中 SiC MOSFET 器件栅极电压 V_G 随时间变化如图 2 所示。在开启阶段,由于栅极电容栅驱动充电,栅极电压 V_G 在开启阶段随时间上升。其中上升阶段分别对应于栅源电荷 Q_{GS} 、栅漏电荷 Q_{GD} 以及栅极总电荷 $Q_{G,TOT}$ 的测量阶段。关断阶段可以视为开启阶段的逆过程。

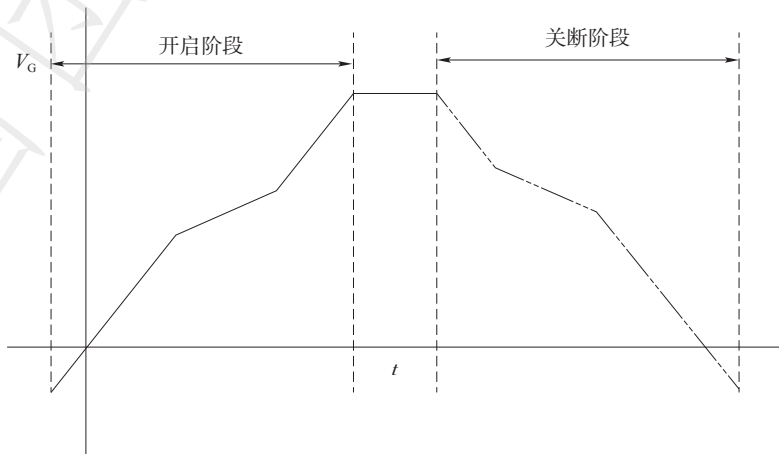


图 2 器件开关阶段栅极电压 V_G 随时间 t 变化曲线

通过计算将测试中时间坐标轴转换为电荷量坐标轴,可以获得如图 3 所示的栅极电荷测试曲线。

将开启阶段栅极电荷曲线与关断阶段栅极电荷曲线叠加,可以观察到明显的米勒斜坡以及斜坡回滞现象。

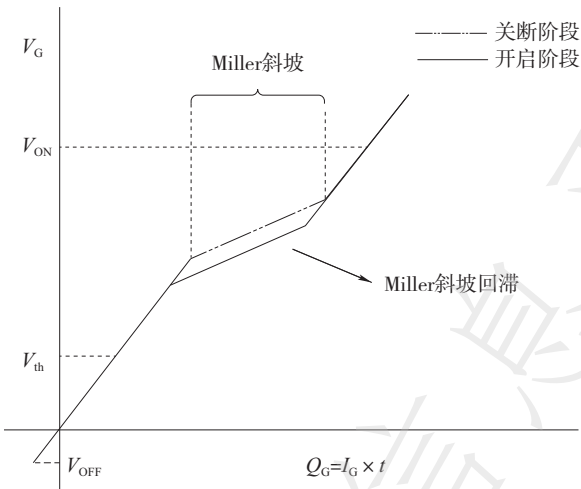


图3 器件栅极电荷测试曲线

4.2 感性负载(双脉冲)电路测试原理

栅极电荷曲线的测量可以采用不同的方法。其中常用于器件动态特性提取的感性负载双脉冲测试更接近器件实际工作条件,也反映了器件最真实的栅极电荷特性,因此在栅极电荷测试中建议采用双脉冲测试。如图4所示为感性负载(双脉冲)测试电路图,其中被测器件处于测试电路中的下管位置。被测器件的关断状态栅极电荷 $Q_{G(OFF)}$ 和开启状态栅极电荷 $Q_{G(ON)}$ 分别在第一个脉冲的下降阶段和第二个脉冲的上升阶段测量,如图5所示。此外,负载由上管的续流二极管(FWD)和电感(L)并联组成,模拟器件关断时的续流状态。所采用并联续流二极管存储电荷 Q_{RR} 尽可能小以避免对栅极电荷测量产生影响,因此推荐使用SiC肖特基二极管。此外为模拟实际工况,也可以采用被测器件体二极管作为续流二极管。电源部分为保证功率回路瞬时功率要求,使用电压源向母线电容(C)充电后向功率回路放电。

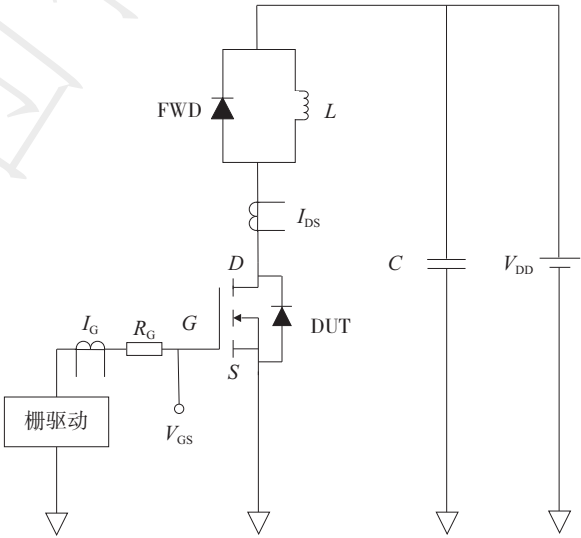


图4 感性负载栅极电荷测试电路图

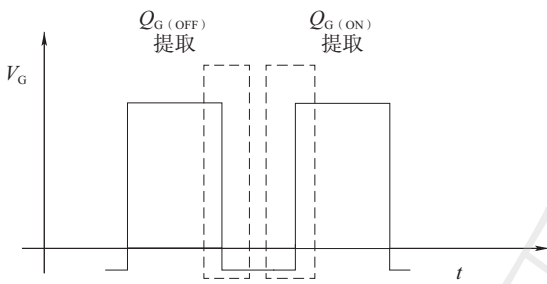


图5 栅极电荷测试双脉冲栅压波形

4.3 阻性负载(单脉冲)电路测试原理

单脉冲测试同样适用于 SiC MOSFET 器件栅极电荷提取。如图 6 所示为阻性负载(单脉冲)测试电路图,其中被测器件处于测试电路中的下管位置。被测器件的开启状态栅极电荷 $Q_{G(ON)}$ 和关断状态栅极电荷 $Q_{G(OFF)}$ 分别在脉冲的上升阶段和下降阶段测量,如图 7 所示。此外,回路负载为阻性,在保证电流 I_{DS} 满足测试要求前提下,负载可选用阻值适当的恒定电阻或给定电流条件下电阻值相当的器件。

此外,器件开关过程中的高压大电流条件可以通过分别使用高压小电流以及低压大电流测试条件结合获取,测试电路如图 8 所示。其中高压小电流测试条件与器件低栅极电压状态相近,低压大电流与器件高栅极电压状态相近,将两曲线结合拼接即获得了器件栅极电压从低压到高压全过程器件状态。

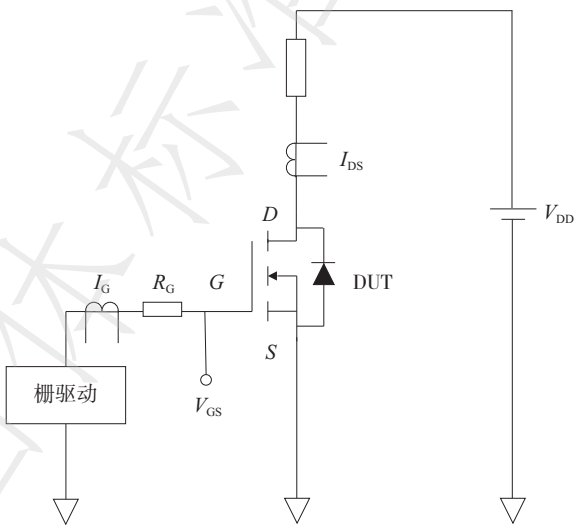


图6 阻性负载栅极电荷测试电路图

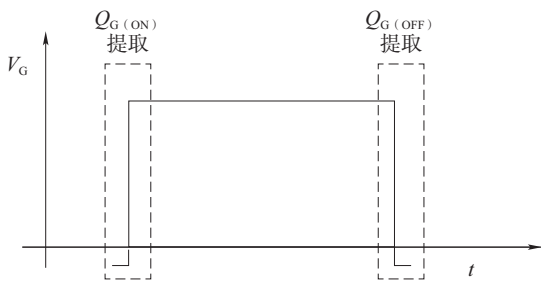


图7 栅极电荷测试单脉冲栅极电压波形

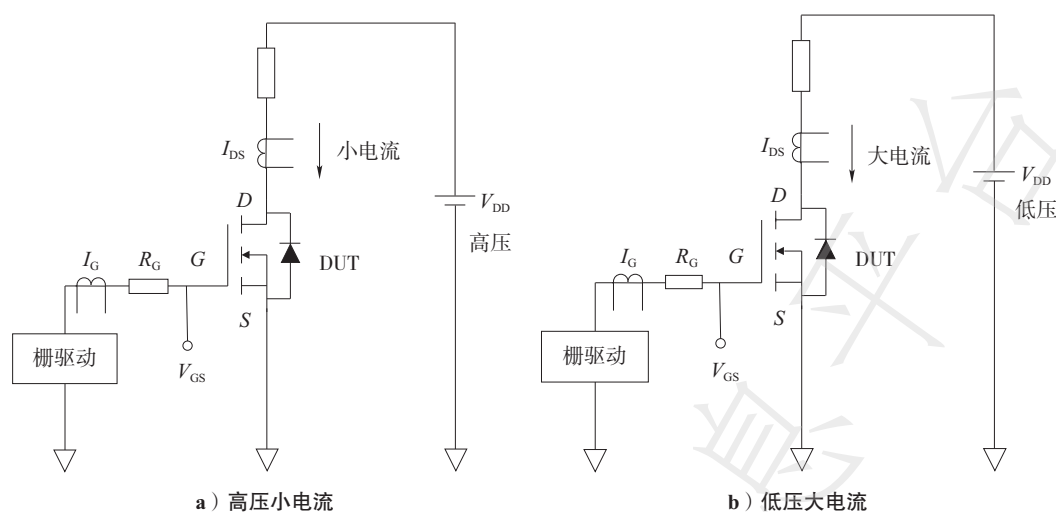


图8 高压小电流与低压大电流阻性负载测试电路

5 测试条件

对于上述测试过程,应提供以下环境参数:

- a) 测试环境温度要求为 $25\text{ }^{\circ}\text{C} \pm 2\text{ }^{\circ}\text{C}$;
- b) 测试环境相对湿度不超过 65%。

6 测试流程

6.1 感性负载(双脉冲)测试流程

感性负载(双脉冲)测试流程如下。

- a) 根据 SiC MOSFET 分立器件或模块的封装形式,选择合适的探针台或测试夹具。
- b) 按照图 4 所示连接测试电路,并设置相关测试参数。
 - 1) 负载电感 L ;
 - 2) 标称关断栅极电压 V_{OFF} ;
 - 3) 标称导通栅极电压 V_{ON} ;
 - 4) 测试母线电压 V_{DD} ;
 - 5) 被测器件漏源电流 I_{DS} 。
- c) 使用电压源向母线电容充电,当电容电压稳定在 V_{DD} 后,栅极驱动以双脉冲波形对待测器件栅极进行充放电,其中第一段脉冲宽度应满足器件漏源电流达到给定 I_{DS} 。同时记录第一段栅极脉冲关断阶段以及第二段栅极脉冲开启阶段的栅极电压和栅极电流。
- d) 结束测试,输出第一次脉冲中栅极电压下降阶段波形以及第二次脉冲中栅极电压上升阶段波形。

6.2 阻性负载(单脉冲)测试流程

阻性负载(单脉冲)测试流程如下。

- a) 根据 SiC MOSFET 分立器件或模块的封装形式,选择合适的探针台或测试夹具。
- b) 按照图 8 a) 所示连接高压小电流条件测试电路,并设置相关测试参数。

- 1) 负载电阻 R ;
 - 2) 标称关断栅极电压 V_{OFF} ;
 - 3) 标称导通栅极电压 V_{ON} ;
 - 4) 测试母线电压 V_{DD} 。
- c) 通过栅极驱动以单脉冲波形向栅电容充放电,同时记录脉冲上升阶段以及下降阶段的栅极电压波形变化和栅极电流。
- d) 按照图 8 b)所示连接低压大电流条件测试电路,并设置相关测试参数。
- 1) 负载电阻 R ;
 - 2) 标称关断栅极电压 V_{OFF} ;
 - 3) 标称导通栅极电压 V_{ON} ;
 - 4) 被测器件漏源电流 I_{DS} 。
- e) 通过栅极驱动以单脉冲波形向栅电容充放电,同时记录脉冲上升阶段以及下降阶段的栅极电压波形变化和栅极电流。

7 测试数据处理

7.1 感性负载(双脉冲)测试数据处理

测试得到的开启、关断栅极电荷曲线示意图如图 9 所示。其中曲线横坐标为栅极电荷,需要使用公式(1)将坐标轴换算为该段时间内电荷变化量,纵坐标为栅极电压。

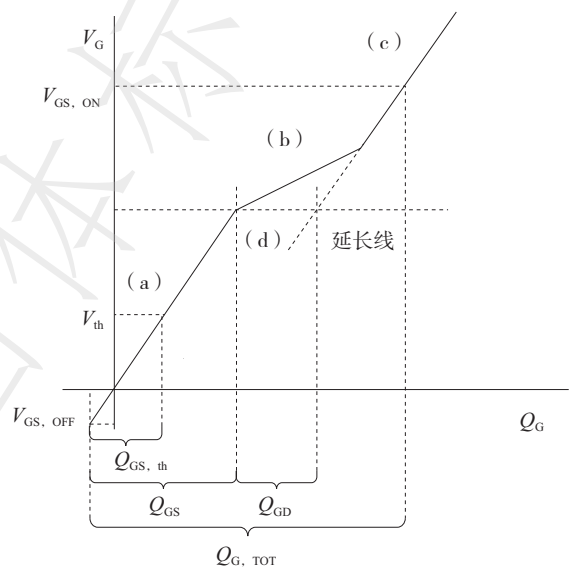


图 9 栅极电荷曲线示意图

$$Q_G = \int_0^t I_G(t) dt \dots\dots\dots (1)$$

将曲线在标称关断栅极电压 V_{OFF} 到米勒斜坡初始电压阶段映射到栅极电荷 Q_G 坐标轴,取该段作为栅源电荷 Q_{GS} ;其中标称关断栅极电压 V_{OFF} 到阈值电压 V_{th} 部分栅极电荷为阈值栅源电荷 $Q_{\text{GS,th}}$ 。 $Q_{\text{G,TOT}}$ 采用同样方法提取,并分别以标称关断栅极电压 V_{OFF} 以及标称导通栅极电压 V_{ON} 作为 $Q_{\text{G,TOT}}$ 提取的起点与终点。对于 Q_{GD} 的提取,由于 SiC MOSFET 器件存在明显的 DIBL 效应,需要将米勒斜坡转化为米勒平台再进行提取。具体方法为将 Q_G 测量得到的曲线(c)段反向延伸。然后,将直线(a)段和直线(b)段之

间的转折点与曲线(c)段反向延长线水平连接,将交叉点之间的辅助线(d)的长度映射到 Q_G 坐标轴上,并作为提取 Q_{GD} 的区间。

用以上方法分别对开启栅极电荷曲线以及关断栅极电荷曲线进行栅极电荷 $Q_{GS,th}$ 、 Q_{GS} 、 Q_{GD} 以及 $Q_{G,TOT}$ 提取,并最终获得开启和关断状态两组栅极电荷参数。由于栅极电荷曲线存在回滞,开启和关断阶段测试获得的 $Q_{GS,th}$ 、 Q_{GS} 、 Q_{GD} 存在明显区别,应分别记录为 $Q_{GS,th(ON)}$ 、 $Q_{GS(ON)}$ 、 $Q_{GD(ON)}$ 、 $Q_{G,TOT(ON)}$ 以及 $Q_{GS(OFF)}$ 、 $Q_{GS,th(OFF)}$ 、 $Q_{GD(OFF)}$ 和 $Q_{G,TOT(OFF)}$ 。

应记录的数据至少包含以下几方面:

- 被测器件阈值电压 V_{th} ;
- 被测器件额定关断栅极电压 V_{OFF} 、标称导通栅极电压 V_{ON} ;
- 被测器件漏源电流 I_{DS} ;
- 测试电路母线电压 V_{DD} ;
- 测试过程环境温度 T ;
- 栅极电荷 $Q_{GS,th(ON)}$ 、 $Q_{GS(ON)}$ 、 $Q_{GD(ON)}$ 、 $Q_{GS(OFF)}$ 、 $Q_{GS,th(OFF)}$ 、 $Q_{GD(OFF)}$ 、 $Q_{G,TOT(ON)}$ 、 $Q_{G,TOT(OFF)}$ 。

7.2 阻性负载(单脉冲)测试数据处理

使用公式(1)将测试曲线横轴换算为相应电荷量,如图10所示分别将高压小电流条件下测试获得曲线(a)以及低压大电流条件下测试获得曲线(b)绘制在一起,并拼接获得最终栅极电荷曲线(c)。具体方法为:

- 以曲线(a)首段起点与斜率绘制曲线(c)首段,并延长至曲线(b)第二段(米勒斜坡)处;
- 以曲线(b)第二段高度与斜率绘制曲线(c)第二段,并延长至与曲线(a)第三段相交;
- 以曲线(c)与曲线(a)交点作为起点,以曲线(b)第三段斜率绘制曲线(c)第三段。

依照7.1所述方法对所得栅极电荷曲线(c)再次处理,并分别提取栅极电荷。

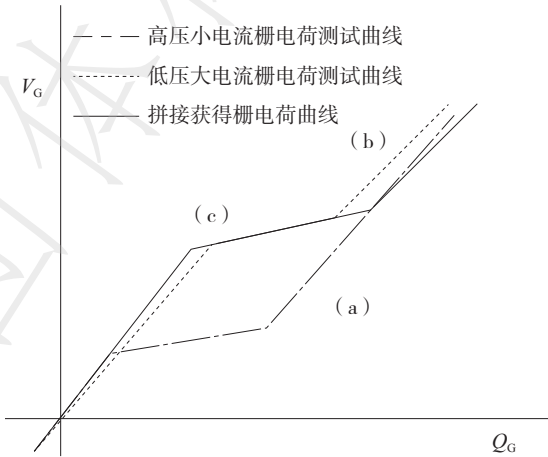


图10 阻性负载(单脉冲)栅极电荷曲线拼接示意图

8 测试报告

试验报告至少应给出以下几个方面内容:

- 测试对象;
- 所使用的标准;
- 所使用的方法;

- d) 测试条件；
- e) 测试结果；
- f) 测试日期。

SiC MOSFET 器件栅极电荷测试记录表见附录 A。

全国团体标准信息平台

附 录 A

(资料性)

SiC MOSFET 器件栅极电荷测试记录表

SiC MOSFET 器件栅极电荷测试记录表见表 A.1。

表 A.1 SiC MOSFET 器件栅极电荷测试记录表示例

产品名称 型号规格				组别					
检测项目				环境条件					
测试仪 器表	型号：			计量有效期					
	编号：								
检测依据 标准条款				样品数量					
测试条件 及技术 要求	器件阈值电压 V_{th} ：								
	标称关断栅极电压 V_{OFF} ：			标称导通栅极电压 V_{ON} ：					
	负载条件：								
	漏极电压 V_{DD} ：								
	漏源电流 I_{DS} ：								
	测试结果：								
样品编号	开关阶段								
	开启阶段				关断阶段				
	阈值栅源电荷 $Q_{GS,th(ON)}$	栅源电荷 $Q_{GS(ON)}$	栅漏电荷 $Q_{GD(ON)}$	栅极总电荷 $Q_{G,TOT(ON)}$	阈值栅源电荷 $Q_{GS,th(OFF)}$	栅源电荷 $Q_{GS(OFF)}$	栅漏电荷 $Q_{GD(OFF)}$	栅极总电荷 $Q_{G,TOT(OFF)}$	
1									
2									
3									
...									

参 考 文 献

- [1] GB/T 4586 半导体器件 分立器件 第8部分:场效应晶体管
 - [2] IEC 60747-8:2010 Semiconductor devices—Discrete devices—Part 8:Field-effect transistors
 - [3] JEDEC JEP192 Guidelines for Gate Charge(QG)Test Method for SiC MOSFET
 - [4] JEDEC JESD24-2 Gate Charge Test Method
 - [5] MIL-STD-750E Department of Defense Test Method Standard Test Methods for Semiconduc-
tor Devices
-